



A generalized capacitor voltage balancing scheme and sampling frequency analysis for modular multilevel converters

Mehmet Kurtoğlu^{1,2*}, Fatih Eroğlu¹, Ahmet Mete Vural¹

¹Department of Electrical and Electronics Engineering, Faculty of Engineering, Gaziantep University, 27310, Gaziantep, Türkiye

²Department of Electrical and Electronics Engineering, Faculty of Engineering and Natural Sciences, Iskenderun Technical University, 31200, İskenderun, Hatay, Türkiye

Highlights:

- A generalized capacitor voltage balancing control scheme under NLM method is proposed.
- Upper and lower arm voltages of the MMC are controlled.
- Effect of the sampling frequency on the output performance parameters of MMC is discussed.

Keywords:

- Energy conversion systems
- Modular multilevel converter
- Nearest level modulation
- Capacitor voltage balancing method
- Sampling frequency analysis

Article Info:

Research Article

Received: 16.11.2020

Accepted: 31.03.2022

DOI:

10.17341/gazimmfd.826653

Correspondence:

Author: Mehmet Kurtoğlu

e-mail:

mkurtoglu@gantep.edu.tr

phone: +90 342 317 2144

Graphical/Tabular Abstract

In this study, a generalized capacitor voltage balancing scheme using nearest level modulation (NLM) method is proposed and effect of the sampling frequency on the output parameters of the modular multilevel converter (MMC) is analyzed. Figure A shows the proposed capacitor voltage balancing control scheme including the generalized submodule selection method for MMC.

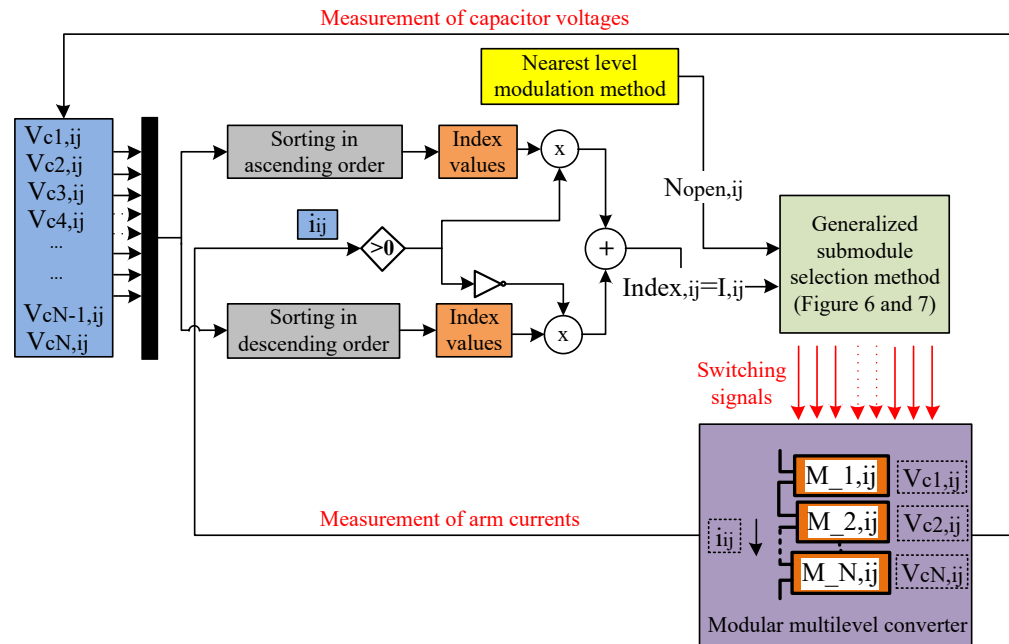


Figure A. Capacitor voltage balancing control scheme including the generalized submodule selection method for modular multilevel converter

Purpose: In this study, it is aimed to propose a generalized capacitor voltage balancing scheme under NLM method for MMCs. In addition, the other purpose of the study is to analyze the effect of the sampling frequency for the output performance parameters of the MMC.

Theory and Methods: A simulation program is used for simulation studies and analysis. NLM method is used to modulate and control the upper and lower arm voltages of the MMC.

Results: According to the obtained results, it has been observed that a successful voltage balancing has been made for 5 kHz and 20 kHz sampling frequency values in the designed MMC model. Thanks to the proposed capacitor voltage balancing scheme, the voltage ripple rate remains less than 1 %.

Conclusion: The generalized capacitor voltage balancing method has been applied to the upper and lower arms of the MMC and arm voltages have been controlled. Also, sampling frequency analysis has been presented in terms of the output performance parameters of the MMC. Ultimately, it has been validated and demonstrated using simulation results that the proposed scheme provides a fast and successful capacitor voltage balancing control.



Modüler çok seviyeli dönüştürücüler için geliştirilmiş bir kapasitör gerilim dengeleme şeması ve örnekleme frekansı analizi

Mehmet Kurtoglu^{1,2*}, Fatih Eroglu¹, Ahmet Mete Vural¹

¹Gaziantep Üniversitesi, Mühendislik Fakültesi, Elektrik ve Elektronik Mühendisliği Bölümü, 27310, Şehitkamil, Gaziantep, Türkiye

²İskenderun Teknik Üniversitesi, Mühendislik ve Doğa Bilimleri Fakültesi, Elektrik ve Elektronik Mühendisliği Bölümü, 31200, İskenderun, Hatay, Türkiye

ÖNEÇIKANLAR

- NLM yöntemi altında geliştirilmiş bir kapasitör voltaj dengeleme kontrol şeması önerilmiştir
- MMC'nin üst ve alt kol voltajları kontrol edilir
- Örnekleme frekansının MMC'nin çıkış performans parametreleri üzerindeki etkisi tartışılmıştır

Makale Bilgileri

Araştırma Makalesi
Geliş: 16.11.2020
Kabul: 31.03.2022

DOI:

10.17341/gazimmfd.826653

Anahtar Kelimeler:

Enerji dönüşüm sistemleri,
modüler çok seviyeli
dönüştürücü,
en yakın seviye modülasyonu,
kapasitör gerilim dengeleme
yöntemi,
örnekleme frekansı analizi

ÖZ

Modüler çok seviyeli dönüştürücüler (MÇD), modüler yapısı ve kaliteli çıkış dalga formu sayesinde endüstriyel uygulamalarda sıklıkla kullanılmaktadırlar. En yakın seviye modülasyon (ESM) yöntemi MÇD uygulamalarında tercih edilmektedir. ESM yöntemi için örnekleme frekans değerinin seçimi, MÇD çıkış performans parametreleri açısından önem arz etmektedir. Bununla birlikte, MÇD alt modüllerinde yer alan kapasitör gerilimlerinin kontrol edilebilmesi için kapasitör gerilim dengeleme yöntemine de ihtiyaç duyulmaktadır. Bu makalede, ESM yöntemi kullanılarak geliştirilen bir kapasitör gerilim dengeleme şeması önerilmiştir ve MÇD'nin çıkış parametreleri üzerindeki örnekleme frekansı etkisi analiz edilmiştir. Önerilen yöntem, farklı sayıda alt modül kullanımına göre geliştirilerek tüm olası durumlara uyarlanabilmektedir. Önerilen yöntem sayesinde, kapasitör gerilim dengeleme işlemi hızlanmakta ve tüm alt modüllerin olabildiğince eşit kullanımıyla MÇD performansına da olumlu katkı sağlanmaktadır. Önerilen yöntem, MÇD'nin üst ve alt kollarına uygulanmış ve kol gerilimleri kontrol edilmiştir. Ayrıca, çıkış dalga formlarının toplam harmonik bozulma ve temel frekans bileşen büyüklük değerlerinin yanı sıra alt modül kapasitör gerilimlerinin denge kalitesi üzerindeki örnekleme frekansı etkisi de analiz edilmiştir. Tasarlanan MÇD modelinde, 0,5 kHz, 5 kHz ve 20 kHz örnekleme frekans değerlerinde MÇD'nin çıkış parametrelerinin ve kapasitör gerilimlerinin değişimleri incelenmiştir. Önerilen yöntemin uygulanabilirliği ve örnekleme frekansı analizi farklı durum çalışmaları yardımıyla simülasyon ortamında test edilmiş ve gösterilmiştir.

A generalized capacitor voltage balancing scheme and sampling frequency analysis for modular multilevel converters

HIGHLIGHTS

- A generalized capacitor voltage balancing control scheme under NLM method is proposed
- Upper and lower arm voltages of the MMC are controlled
- Effect of the sampling frequency on the output performance parameters of MMC is discussed

Article Info

Research Article
Received: 16.11.2020
Accepted: 31.03.2022

DOI:

10.17341/gazimmfd.826653

Keywords:

Energy conversion systems,
modular multilevel converter,
nearest level modulation,
capacitor voltage balancing
method,
sampling frequency analysis

ABSTRACT

Modular multilevel converters (MMC) are frequently used in industrial applications thanks to their modular structure and quality output waveform. Nearest level modulation (NLM) method is preferred in MMC applications. Selection of the sampling frequency value for the NLM method is important in terms of the MMC output performance parameters. In addition, a capacitor voltage balancing scheme is necessary to control the capacitor voltages of the MMC submodules. In this article, a generalized capacitor voltage balancing scheme using NLM method is proposed and effect of the sampling frequency on the output parameters of the MMC is analyzed. The proposed method can be adapted to all possible cases by generalizing according to the use of different number of submodules. Thanks to the proposed method, the capacitor voltage balancing process is accelerated and a positive effect is made to the MMC performance by using all submodules as equally as possible. The proposed method is applied to the upper and lower arms of the MMC and arm voltages are controlled. Also, effect of the sampling frequency on balancing quality of submodule capacitor voltages as well as the total harmonic distortion and fundamental frequency component magnitude values of the output waveforms are analyzed. Changes on the output parameters and capacitor voltages of the MMC are investigated at 0.5 kHz, 5 kHz and 20 kHz sampling frequency values in the designed MMC model. The applicability of the proposed method and sampling frequency analysis are tested and demonstrated in the simulation environment with the help of different case studies.

*Sorumlu Yazar/Yazarlar / Corresponding Author/Authors : *mkurtoglu@gantep.edu.tr, feroglu@gantep.edu.tr, mete.vural@gaziantep.edu.tr /
Tel: +90 342 317 2144

1. Giriş (Introduction)

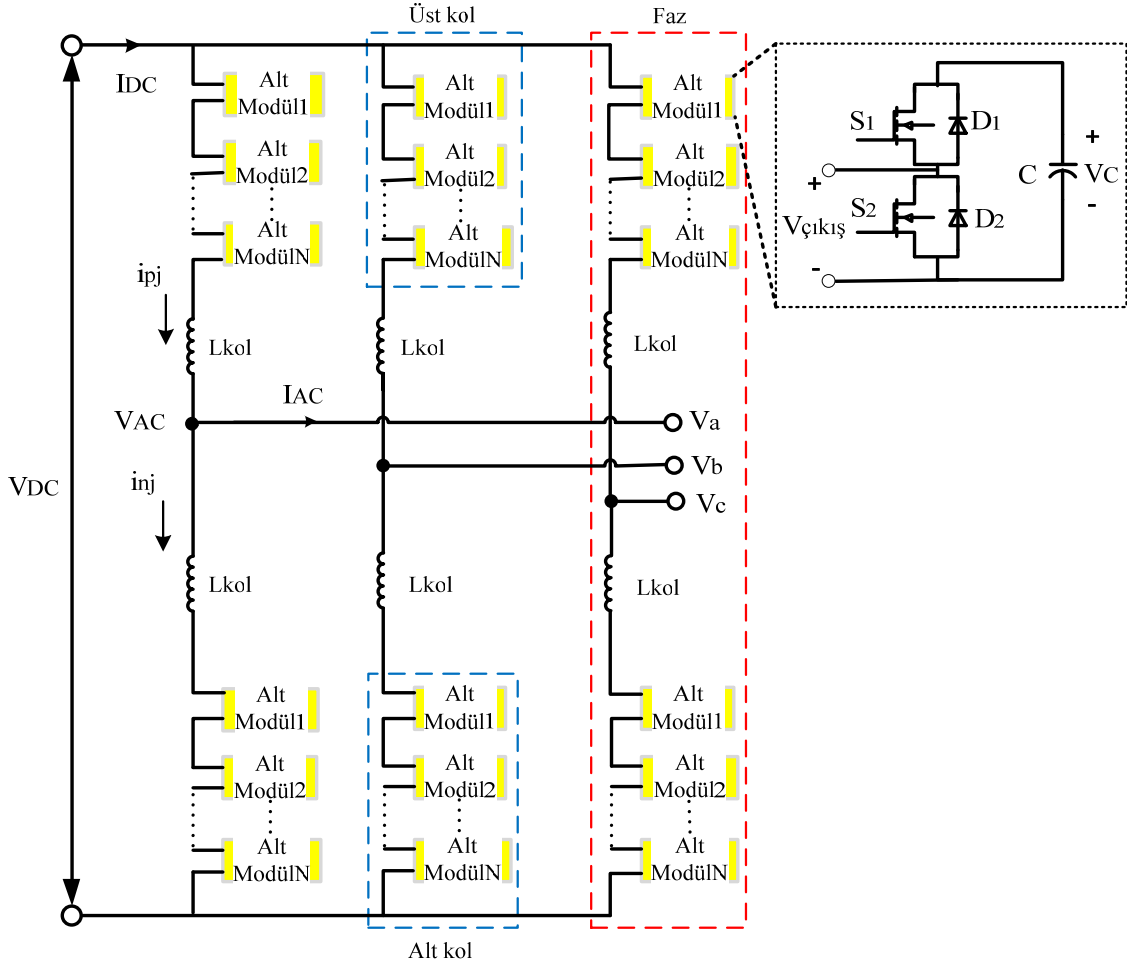
Modüler çok seviyeli dönüştürücüler (MÇD) ilk olarak Lesnicar ve Marquardt tarafından 2003 yılında, verimli bir devre topolojisi olarak güç sistemleri uygulamaları için sunulmuştur [1]. MÇD yüksek güçlü cihazlar ve enerji dönüşüm sistemleri için güvenilirlik, modüler tasarım ve yüksek verimlilik gibi birçok avantaja sahiptir [2]. MÇD keşfedildiğinden bu yana, yüksek-gerilim doğru akım iletim sistemleri [3], yenilenebilir enerji uygulamaları [4-6], statik senkron kompanzator sistemleri [7, 8], orta-gerilim motor sürücü sistemleri [9] ve batarya elektrikli araçlarda [10] uygulama alanına sahip olmuştur. Güç dönüştürücülerin kontrolü için araştırmacılar tarafından çok sayıda darbe genişlik modülasyon (DGM) teknikleri geliştirilmiştir [11, 12]. Literatürde öne çıkan DGM yöntemlerinin en çok tercih edilenleri, faz-kaydırmalı taşıyıcı DGM [13], seviye-kaydırmalı DGM [14], seçici harmonik eliminasyon metodu (SHE) [15], uzay vektör modülasyonu (UVM) [16] ve en yakın seviye modülasyonudur (ESM) [17]. Bu modülasyon stratejilerinin her biri farklı avantajlar sunmaktadır. Taşıyıcı sinyal kullanmayan yöntem olarak bilinen ESM, kolay kontrol imkânı sunması ve çıkış gerilim ve akım dalga formları için düşük harmonik içeriği sayesinde araştırmacılar tarafından tercih sebebi olmaktadır. Literatürde, ESM tabanlı MÇD uygulamalarında farklı amaç ve kapsamda çalışmalar gerçekleştirilmiştir. Bu bağlamda, MÇD'ler için faz-kaydırmalı taşıyıcı DGM, UVM ve ESM metodlarının çıkış gerilim ve akım harmonik içerikleri bakımından farklı durum çalışmaları altında hem simülasyon ortamında hem de alanda programlanabilir kapı dizisi (Field Programmable Gate Array-FPGA) kartı kullanılarak gerçek bir platform üzerinde deneysel karşılaştırılmaları yapılmıştır [18]. Yarım-köprü ve tam-köprü alt modüllerden oluşan hibrit MÇD topolojisi için iyileştirilmiş ESM stratejisi simülasyon ve deneysel çalışma ile gerçekleştirilerek önerilmiştir [19]. ESM tekniğinin 6-seviyeli MÇD üzerinde uygulanması hem deneysel olarak hem de simülasyon ortamında gösterilmiştir [20]. Geleneksel ESM metodu daha da geliştirilerek, MÇD üzerinde klasik ESM yönteminin iyileştirilmesiyle aynı çalışma koşulları altında, N kol başına kullanılan alt modül sayısı olmak üzere, çıkış geriliminin N+1 seviye yerine 2N+1 seviye olarak elde edilmesi sağlanmıştır [21, 22]. Gelişmiş ESM ve SHE yöntemini birleştiren yeni bir harmonik kontrol yöntemi önerilmiştir [23]. Dolayım akımı kontrolü ile birleştirilen ESM yöntemi MÇD'ye uygulanmıştır ve dolayım akım kontrolünün AC çıkış geriliminin dalga formu üzerindeki etkisi incelenmiştir [24]. DC dağıtım şebekelerinde kullanılan MÇD için, DGM modunda kol başına yalnızca bir modülün çalıştığı ESM ve DGM tekniklerini birleştiren bir hibrit modülasyon yöntemi sunulmuştur [25]. Kontrol hedeflerini olumsuz etkilemeden düşük sayıda alt modül kullanarak tek faz simülasyon ve deneysel prototip üzerinde test edilen ve MÇD'lerin çıkış kalitesini artırabilen bir ESM yöntemi tasarlanmıştır [26]. ESM yöntemi için temel frekans sıralama algoritma tabanlı kapasitör gerilim dengeleme şeması geliştirilmiştir [27]. Gerilim dengeleme algoritmasının bazı aşamalarını basitleştirip ortadan kaldırabilen, MÇD alt modül kapasitörlerinin gerilimlerinin sınıflandırılmasına dayanan, basitleştirilmiş ESM gerilim dengeleme tekniği geliştirilmiştir [28]. MÇD için örnekleme frekansının harmonik bozulma üzerindeki etkisi kapsamlı bir şekilde simülasyon ortamında incelenmiştir [29]. Örnekleme frekansının çıkış gerilim harmoniği, ortalama anahtarlama frekans ve alt modül kapasitör gerilim dalgalanması üzerindeki etkisi incelenerek farklı sıralama algoritmaları karşılaştırmalı olarak ele alınmıştır [30]. Bu çalışmalardan da anlaşılacağı üzere, ESM tekniği için örnekleme frekans değerinin seçimi, MÇD çıkış performans parametreleri bakımından önem arz etmektedir. Bununla birlikte, MÇD performansı ve kontrol sistemi tasarımı için önemli bir parametre olan örnekleme frekansının seçimi ile ilgili literatürde az sayıda çalışma mevcuttur. Ayrıca, MÇD alt modüllerinde yer alan kapasitör

gerilimlerinin referans değerinde kalması için kullanılan modülasyon tekniğine uygun olarak gerilim dengeleme algoritmasına da gereksinim duyulmaktadır. Özetle, mevcut literatürde yer alan çalışmalar göz önünde bulundurulduğunda, bilindiği kadarıyla, ESM yöntemi kullanılarak MÇD çıkış gerilim ve akım dalga formları için, toplam harmonik bozulma (THB) ve temel frekans bileşen büyüklük (TFBB) değerinin yanı sıra alt modül kapasitör gerilimlerinin denge kalitesi üzerindeki örnekleme frekans etkisinin birlikte ele alındığı herhangi bir çalışmaya rastlanmamıştır. Buna göre, bu makalede, ESM altında geliştirilmiş bir kapasitör gerilim dengeleme şeması önerilerek, MÇD'nin çıkış performansı üzerindeki örnekleme frekans etkisi analiz edilmiştir. Önerilen yöntem, farklı sayıda alt modül kullanımına göre geliştirilerek tüm olası alt modül durumlarına uyarlanabilmektedir. Önerilen yöntem sayesinde, kapasitör gerilim dengeleme akış işlemi hızlanmakta, nispeten karmaşık bir algoritmadan ve daha fazla işlemci alanı gereksiniminden tasarruf edilebilmektedir. Birim zamanda daha fazla sayıda işlem yapılmasıyla ve tüm alt modüllerin olabildiğince eşit oranda kullanımıyla MÇD performansına da olumlu yönde katkı sağlanmaktadır. Ayrıca, alt modül sayısının fazla olduğu MÇD uygulamalarında da önerilen yöntem işlem hızını önemli ölçüde düşürebilecektir. Ek olarak, ESM yöntemi tabanlı geliştirilen kapasitör gerilim dengeleme yöntemi, MÇD'nin üst ve alt kollarına ayrı ayrı uygulanmış ve kol gerilimleri kontrol edilerek kapasitör gerilim dengeleme yönteminin geçerliliği ve verimliliği farklı durum çalışmaları altında simülasyon ortamında test edilmiş ve gösterilmiştir.

Makalenin diğer bölümleri şu şekilde kısaca özetlenebilir. MÇD devre yapısı ve alt modül tanıtımı ikinci bölümde sunulmuştur. Üçüncü bölümde, ESM yöntemi ve örnekleme frekans seçiminin açıklanmasıyla birlikte, MÇD'nin üst ve alt kollarına ESM'nin uygulanarak ayrı ayrı kol gerilim kontrolünün sağlanması üzerinde durulmuştur. Dördüncü bölümde, önerilen kapasitör gerilim dengeleme yöntemi tüm detaylarıyla aktarılmıştır. Beşinci kısımda, ESM yöntemi altında geliştirilmiş kapasitör gerilim dengeleme yöntemiyle, MÇD'nin çıkış performansı üzerindeki örnekleme frekans etkisi simülasyon ortamında test edilerek analiz edilmiştir. Bu bağlamda; MÇD çıkış gerilim ve akım dalga formları için, THB ve TFBB'nin yanı sıra alt modül kapasitör gerilimlerinin denge kalitesi üzerindeki örnekleme frekans etkisi simülasyon sonuçlarıyla doğrulanmıştır. Ek olarak yine bu bölümde, ESM tabanlı geliştirilen kapasitör gerilim dengeleme yöntemi, MÇD'nin üst ve alt kollarına ayrı ayrı uygulanmış ve kol gerilimleri kontrol edilerek kapasitör gerilim dengeleme yönteminin performans değerlendirilmesi ani yük değişimi koşulları altında simülasyon sonuçlarıyla desteklenerek sunulmuştur. Son bölümdeyse, çalışmadan elde edilen bulgular ve sonuçlar değerlendirilmiştir.

2. Modüler Çok Seviyeli Dönüştürücü Devre Topolojisi (Modular Multilevel Converter Circuit Topology)

MÇD üç faz devre yapısı Şekil 1'de gösterilmiştir. Devrenin giriş tarafına DC gerilim kaynağı bağlanmaktadır. MÇD'nin her fazında yer alan üst ve alt kollar, N sayıda alt modül ve kol indüktöründen oluşmaktadır. V_{AC} ve i_{AC} sırasıyla çıkış AC gerilim ve akım değerlerini temsil etmektedir. Üst ve alt kolları uygulanan DGM tekniğine göre MÇD için çıkış gerilim seviyesi sayısı N+1 veya 2N+1 olarak elde edilebilmektedir. MÇD üst ve alt kolları; iki adet yarı iletken anahtarlama elemanı, iki adet ters-paralel bağlı diyot ve bir DC kapasitörden oluşan yarım-köprü alt modüllerin seri bir şekilde bağlanmasıyla meydana gelmektedir. Kısıcılı hücre olarak da isimlendirilen yarım-köprü alt modül, kolay kontrol edilebilirliği özelliği sayesinde MÇD uygulamalarında sıklıkla tercih edilmektedir [31, 32].



Şekil 1. Yarım-köprü alt modül içeren MÇD üç faz devre topolojisi
(Three-phase circuit topology of the MMC including half-bridge submodule)

Tablo 1'de verildiği ve i_{ij} kol akımını temsil etmek üzere, yarım-köprü alt modülde iki ayrı anahtarlama çıkış durumu V_C ve 0 olarak mevcuttur. Yarı iletken S_1 ve S_2 anahtarları tersinir bir şekilde çalışmaktadır. Bu sayede, S_1 yarı iletkeni iletimde S_2 iletimde değilken, alt modül açılmakta ve alt modül çıkış gerilimi V_C olmaktadır. Diğer durumda ise, S_1 iletimde değil S_2 iletimdeyken, alt modül kapalı konumdadır ve alt modül çıkış gerilimi 0 olmaktadır. Bu bağlamda, $N_{açık,ij}$ ilgili fazın üst ve alt kolunda açık olan (aktif) alt modül sayısını temsil etmek üzere, kol gerilim kontrolü alt modül sayısını denetleyerek sağlanmaktadır. Her bir kolda yer alan alt modül kapasitörlerinin gerilim değerlerinin yaklaşık olarak eşit olduğu ve sabitlendiği farz edilerek, gerçek kol gerilimi (v_{ij}) genel bir ifadeyle Eş. 1 kullanılarak tanımlanabilir:

$$v_{ij} = N_{açık,ij} \times V_C \quad (i = p, n; j = a, b, c) \quad (1)$$

Burada alt simge p, j fazının üst kolunu ve n, j fazının alt kolunu sembolize etmektedir.

3. En Yakın Seviye Modülasyon Yöntemi (Nearest Level Modulation Method)

Merdiven modülasyonu olarak da isimlendirilen ESM, alt modül sayısının fazla olduğu uygulamalarda düşük olduğu durumlara göre

daha kullanışlı bir teknik olup, temel anahtarlama frekans özellikli çalışma prensibine sahiptir. MÇD kollarında kullanılan alt modüllerin sayısı yeterince fazlaysa, çıkış harmonik performansı daha iyi seviyede olacaktır. Şekil 2'de ESM tekniği için temel prensip şeması verilmiştir [33, 34]. Bu yöntem sayesinde, MÇD'nin her fazı ayrı ayrı kontrol edilebilmektedir. ESM yönteminin kontrol diyagramı Şekil 3'de gösterilmiştir. A fazı için MÇD'nin tek faz eşdeğer devre şeması Şekil 4'de verilmiştir. MÇD üzerinde, ESM tekniğinin temel çalışma prensibi matematiksel olarak aşağıdaki adımlarda gösterilmiştir.

Kol gerilimleri Eş. 2 ve Eş. 3'de elde edilmiştir.

$$v_{a,üst} = \frac{V_{DC}}{2} - v_{a,AC} - L_{kol} \frac{di_{a,üst}}{dt} \quad (2)$$

$$v_{a,alt} = \frac{V_{DC}}{2} + v_{a,AC} - L_{kol} \frac{di_{a,alt}}{dt} \quad (3)$$

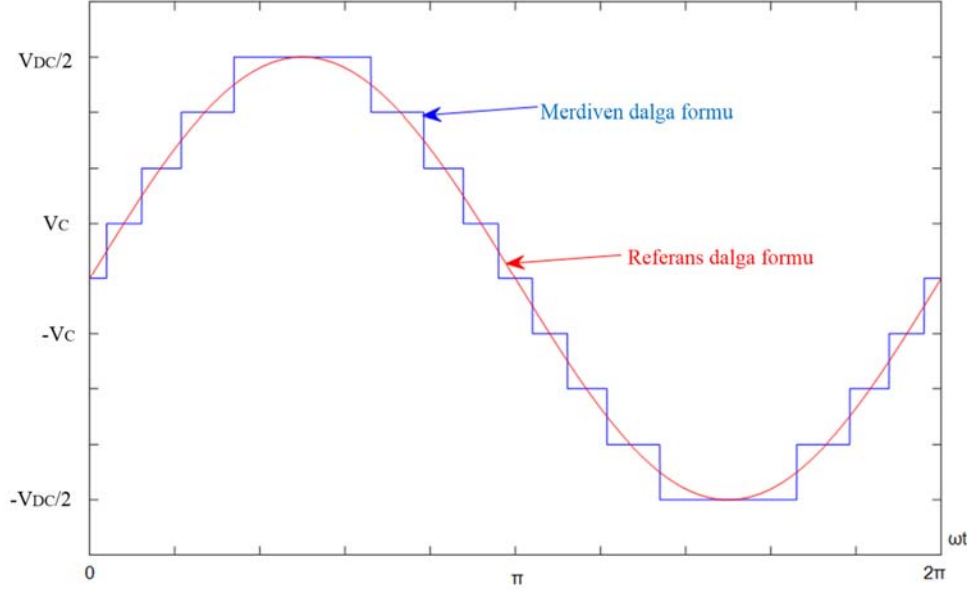
Kol indüktör gerilimleri sembolize edilirse kol denklemleri Eş. 4 ve Eş. 5'de verildiği gibi tanımlanabilir.

$$v_{a,üst} = \frac{V_{DC}}{2} - v_{a,AC} - v_{a,x} \quad (4)$$

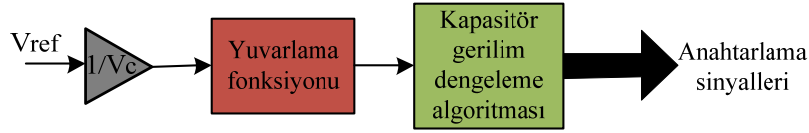
$$v_{a,alt} = \frac{V_{DC}}{2} + v_{a,AC} - v_{a,x} \quad (5)$$

Tablo 1. Yarım-köprü alt modül anahtarlama durumları (Switching states of the half-bridge submodule)

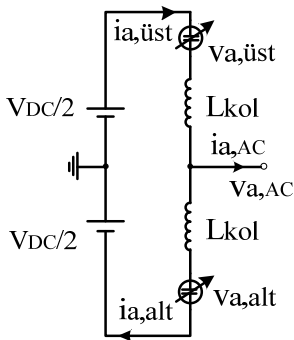
S ₁	S ₂	i _{ij}	Kapasitör Durumu	Alt Modül Durumu	V _{çıkış}
1	0	pozitif	Şarj olma	Açık	V _C
1	0	negatif	Deşarj olma	Açık	V _C
0	1	pozitif	Değişmez	Kapalı	0
0	1	negatif	Değişmez	Kapalı	0



Şekil 2. ESM yöntemi temel prensibi (Fundamental principle of the NLM method)



Şekil 3. ESM yöntemi kontrol şeması (Control scheme of the NLM method)



Şekil 4. Tek faz MCD'nin eşdeğer devre modeli (Single-phase equivalent circuit of the MMC)

Kol gerilimleri Eş. 2 ve Eş. 3'de elde edilmiştir.

$$V_{a,üst} = \frac{V_{DC}}{2} - v_{a,AC} - L_{kol} \frac{di_{a,üst}}{dt} \quad (2)$$

$$V_{a,alt} = \frac{V_{DC}}{2} + v_{a,AC} - L_{kol} \frac{di_{a,alt}}{dt} \quad (3)$$

Kol indüktör gerilimleri sembolize edilirse kol denklemleri Eş. 4 ve Eş. 5'de verildiği gibi tanımlanabilir.

$$v_{a,üst} = \frac{V_{DC}}{2} - v_{a,AC} - v_{a,x} \quad (4)$$

$$v_{a,alt} = \frac{V_{DC}}{2} + v_{a,AC} - v_{a,x} \quad (5)$$

$v_{a,x}$ kol indüktörü üzerindeki gerilim düşümünü temsil etmektedir. A fazı için modülasyon sinyali aşağıda verilmiştir.

$$v_{a,AC} = m_i \frac{V_{DC}}{2} \sin(\omega_0 t + \phi_a) \quad (6)$$

Burada; m_i modülasyon indeksi, ω_0 temel açısal frekansı ve ϕ_a ise a fazı için faz açısına karşılık gelmektedir. Yukarıda verilen Eş. 4, Eş. 5 ve Eş. 6'dan yararlanarak, kol indüktör gerilim düşümleri ihmal edildiğinde, üst ve alt kollar için kol gerilimleri Eş. 7 ve Eş. 8'de verildiği gibi ifade edilebilir.

$$v_{a,üst} = \frac{V_{DC}}{2} - m_i \frac{V_{DC}}{2} \sin(\omega_0 t + \phi_a) \quad (7)$$

$$v_{a,alt} = \frac{V_{DC}}{2} + m_i \frac{V_{DC}}{2} \sin(\omega_0 t + \phi_a) \quad (8)$$

MÇD tasarım prensibine göre, DC besleme gerilimi Eş. 9'da verildiği gibi formüle edilmektedir [35, 36].

$$V_{DC} = NV_c \quad (9)$$

Eş. 9; Eş. 7 ve Eş. 8'de yerine konulursa, üst ve alt kol gerilimleri Eş. 10 ve Eş. 11'de verildiği gibi ifade edilebilir.

$$v_{a,üst} = \frac{NV_c}{2} - m_i \frac{NV_c}{2} \sin(\omega_0 t + \phi_a) \quad (10)$$

$$v_{a,alt} = \frac{NV_c}{2} + m_i \frac{NV_c}{2} \sin(\omega_0 t + \phi_a) \quad (11)$$

V_c çıkış geriliminin adım değerine karşılık gelmektedir. Eş. 10 ve Eş. 11 normalleştirilirse, üst ve alt kol gerilimleri için Eş. 12 ve Eş. 13'de verilen genel denklemler ortaya çıkar.

$$v_{a,üst}^n = \frac{N}{2} [1 - m_i \sin(\omega_0 t + \phi_a)] \quad (12)$$

$$v_{a,alt}^n = \frac{N}{2} [1 + m_i \sin(\omega_0 t + \phi_a)] \quad (13)$$

Her örnekleme frekansında, en yakın üst ve alt kol anlık gerilim değerleri aşağıdaki gibi yuvarlak fonksiyona dayalı olarak sonuçlanmaktadır. Elde edilen Eş. 14 ve Eş. 15'de "round" ifadesi yuvarlama fonksiyonuna karşılık gelmektedir.

$$E_{a,üst}^n = \text{round}(v_{a,üst}^n) \quad (14)$$

$$E_{a,alt}^n = \text{round}(v_{a,alt}^n) \quad (15)$$

Sayısal sinyal işleme ve kontrol sistemlerinde, referans sinyalinin (v_{ref}) örnekleme zaman aralığının dikkate alınması önem arz etmektedir. MÇD modülasyonu için kullanılan referans dalganın örnekleme frekansının ($f_0=1/T_0$) düşük değerinde olması, MÇD çıkış performansını olumsuz etkilemektedir. Bu bağlamda, uygun örnekleme frekansıyla istenen çıkış performansı elde edilerek MÇD uygulamalarında iyi sonuçlar alınabilmektedir. Örneklenerek elde edilen referans sinyali bilgisi elde edildikten sonra, ilgili anlık zamanda kaç tane alt modülün devrede olacağı, üst ve alt kollar için ayrı ayrı yuvarlama fonksiyonuyla belirlenir. Yuvarlama fonksiyonu üst ve alt kollarda anlık verilen numerik değeri en yakın tam sayıya yuvarlama işlemini gerçekleştirir (örneğin, $\text{round}(2,4)=2$, $\text{round}(2,6)=3$). Böylece, her kol için ayrı ayrı açılması gereken toplam alt modül sayısı belirlenmiş olur. Yuvarlama fonksiyonu matematiksel olarak Eş. 16'da verildiği gibi ifade edilebilir.

$$\text{round}(x) = \text{yuvarlama}(x) = \begin{cases} \text{taban}(x); & x < \text{taban}(x) + 0,5 \\ \text{tavan}(x); & x \geq \text{taban}(x) + 0,5 \end{cases} \quad (16)$$

Eş. 16'da, $\text{taban}(x)$, x 'ten küçük en büyük tam sayı ve $\text{tavan}(x)$, x 'ten büyük en küçük tam sayıya karşılık gelmektedir. ESM'de klasik DGM metotlarının aksine taşıyıcı sinyal kullanılmadığından, gerekli alt modül sayısı ve m_i için harmonik içerik yalnızca örnekleme frekansıyla değiştirilebilir. Örnekleme frekans değeri yeterince yüksek olmalıdır, aksi takdirde, düşük dereceli harmoniklerin içeriği artacaktır ki bu da MÇD performansını olumsuz etkileyeceğinden arzu edilmez olacaktır. Tüm alt modülleri eksiksiz olarak kullanmak ve $N+1$ değerine eşit sayıda seviye elde etmek için, gerekli minimum örnekleme frekans değeri Eş. 17 kullanılarak hesaplanabilir [37].

$$f_{0,min} = \pi N f_{temel} \quad (17)$$

f_{temel} temel çalışma frekansını temsil etmektedir. Örneğin, MÇD üst ve alt kollarında kullanılan alt modül sayısı $N=20$ olursa, örnekleme frekansı, 50 Hz'lik çalışma frekansı için 3,2 kHz'den yüksek bir değer

seçilmelidir. Örnekleme frekansının minimum değerini altında seçilmesi halinde, çıkış gerilimi istenen kalitede elde edilmemektedir. Örnekleme frekansının minimum değeri altında ve üzerinde seçilmesi sonucunda, MÇD çıkış gerilim ve akım dalga formlarının THB ve TFBB açısından ve alt modül kapasitör gerilimlerinin denge kalitesi değişimine etkisinin incelenmesi bu makalenin araştırma konularından biridir.

4. Genelleştirilmiş Kapasitör Gerilim Dengeleme Şeması (Generalized Capacitor Voltage Balancing Scheme)

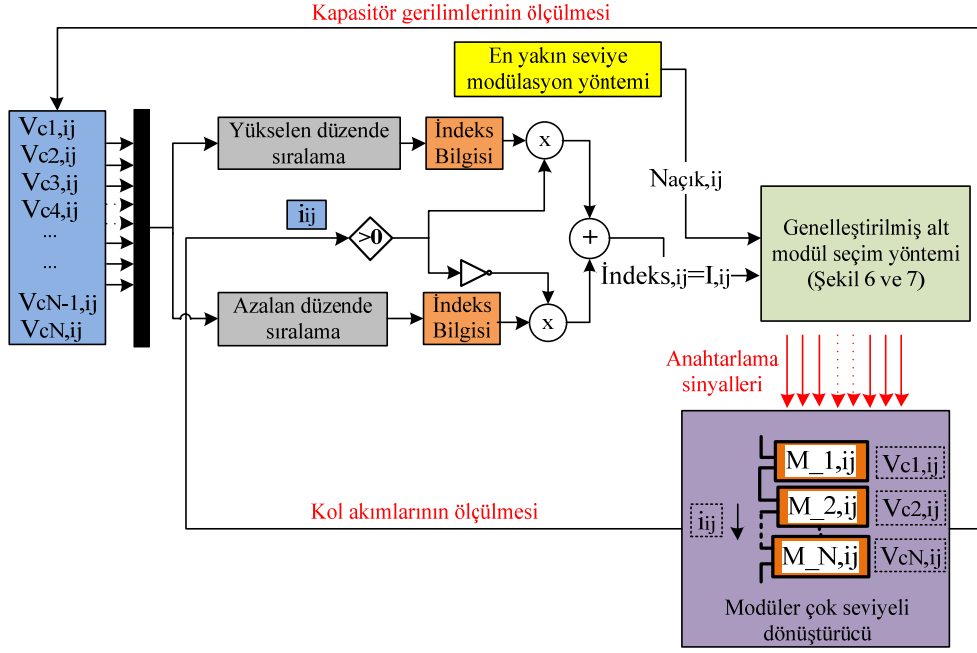
MÇD üst ve alt kollarında yer alan alt modül kapasitör gerilimlerinin Eş. 18'de verildiği üzere referans değerinde kalması için uygun bir kapasitör gerilim dengeleme yöntemine ihtiyaç vardır. Alt modül kapasitör gerilimlerinin yeterince dengelenememesi durumunda yalnızca MÇD çıkış performansı olumsuz etkilenmez, aynı zamanda dönüştürücü içerisindeki yarı iletken anahtarlar da zarar görebilir.

$$V_{referans} = V_c = V_{DC}/N \quad (18)$$

Literatürde, farklı özellik ve görevlerde gerilim dengeleme yöntemleri geliştirilmiştir [38-40]. Önerilen gerilim dengeleme yöntemi, alt modül kapasitör gerilimlerinin ölçülerek sıralanmasına ve uygun olan alt modüllerin seçilmesi prensibine dayanmaktadır. Bu noktada, seçilmesi gereken alt modüllerin belirlenmesi için basitleştirilmiş ve genelleştirilmiş bir alt modül seçim yöntemi önerilmiştir. Kapasitör gerilim dengeleme kontrol şeması tüm bileşenlerin dâhil edilmesiyle Şekil 5'de gösterilmiştir. Verilen şekilde, öncelikle tüm faz ve kollar için kapasitör gerilimleri ve kol akımları ölçülmektedir. Daha sonra, verilen şemaya göre kol akımı pozitifken ($i_{ij}>0$) "yükselen düzende sıralama" bölümü aktif olmaktaiken "azalan düzende sıralama" bölümü pasif olmaktadır. Diğer durumda ise, kol akımı negatifken ($i_{ij}<0$) "azalan düzende sıralama" bölümü aktiflemekteyken "yükselen düzende sıralama" bölümü pasif olmaktadır. Kapasitör gerilimleri yükselen düzende sıralandığında, açılması gereken modül sayısına göre, en düşük gerilimli kapasitörlerin seçilmesi gerekmektedir. Bu sayede, kol akımı pozitif olduğu için düşük gerilimli kapasitörler şarj olmaktadır. Diğer taraftan, kapasitör gerilimleri azalan düzende sıralandığıdaysa, açılması gereken modül sayısına göre, en yüksek gerilimli kapasitörlerin seçilmesi gerekmektedir. Bu sayede, kol akımı negatif olduğu için gerilimi yüksek olan kapasitörler deşarj olmaktadır. ESM yönteminden gelen bilgi ile açılması gereken alt modül sayısı belirlendikten sonra ve yükselen/azalan şekilde sıralama işleminin tamamlanmasıyla, $N_{açık,ij}$ ve $N_{indeks,ij}$ bilgileri elde edilmiş olur. Bu veriler, uygun alt modül/modüllerin seçimi ve bu seçime göre anahtarlar işleminin yapılması için Şekil 6 ve Şekil 7'de kullanılmak üzere gerekmektedir. Şekil 6'da kapasitör gerilim dengelemesi için genelleştirilmiş alt modül seçim yöntemi verilmiştir. Yöntemin çalıştığı herhangi bir zamanda açık olması gereken alt modül sayısı ($N_{açık,ij}$) ile gelen indeks bilgisine göre toplam durum sayısının tespit edilebildiği genelleştirilmiş durum sayısı hesaplama formülü Eş. 19'da verilmektedir.

$$\text{Durum sayısı}_{(N_{açık,ij})} = \text{permütasyon}(N, N_{açık,ij}) / (N_{açık,ij}!) \quad (19)$$

Verilen yöntemde modüllerin açık olması lojik 1 ($M_{N,ij}=1$), kapalı olması ise lojik 0 ($M_{N,ij}=0$) ile temsil edilmektedir. Buna göre, öncelikle aktifleştirilmesi gereken modül sayısına göre ilgili kol çalışmaktadır. Örneğin; $N_{açık,ij}=0$ olduğunda, tüm modüllerin kapalı olması gerektiği bilgisi $X_0=[00...00]=[M_1,ij, M_2,ij, \dots, M_N,ij]$ dizisiyle elde edilmektedir. $N_{açık,ij}=1$ olduğunda ise, aktif modül sayısı 1'dir. Eş. 19 kullanılarak durum sayısı N olarak elde edilir. Her durum ayrı ayrı gelen indeks bilgisine karşılaştırılır ve eşleşmenin olduğu bölümde modüller için açık/kapalı konum bilgileri ortaya çıkmış olur. $N_{açık,ij}=2$ olduğunda ise, Eş. 19 kullanılarak durum sayısı elde edilir. Bu durumların her birinin permütasyonu (P_{Durum}) alınır.



Şekil 5. Genelleştirilmiş alt modül seçim yöntemini içeren kapasitör gerilim dengeleme kontrol şeması (Capacitor voltage balancing control scheme including the generalized submodule selection method)

Bu esnada, gelen indeks bilgisi A vektörü olarak tanımlanır. Sonrasında, tüm durumlar A vektörü ile karşılaştırılır ve eşleşmenin olduğu bölümde modüller için açık/kapalı konum bilgileri elde edilmiş olur. Diğer olası durumlar da benzer şekilde genelleştirilmiş yöntem yardımıyla türetilmektedir. En son olarak da, $N_{açık,ij}=N$ olduğunda, tüm modüllerin açık olması gerektiği bilgisi $X_N=[11\dots11]=[M_{1,ij},M_{2,ij},\dots,M_{N,ij}]$ dizisiyle sağlanmaktadır. Şekil 7’de ise alt modül anahtarlama şeması verilmiştir. Burada, Şekil 6’dan elde edilen $X_{Naçık,ij}=[M_{1,ij},M_{2,ij},\dots,M_{N,ij}]$ dizisi 2^N formülüyle türetilen ve her biri N bit olan dizi sayısının $\{00\dots00\}, \dots, \{11\dots11\}$ tümüyle ayrı ayrı karşılaştırılır. Eşleşmenin olduğu bölümdeki anahtarlama bilgisi ile geçerli anahtarlama sinyalleri üretilir ve MÇD’ye gönderilerek modülasyon süreci tamamlanmış olur.

Sonuç olarak, her örnekleme frekansında gerçekleştirilen bu işlemler ile kapasitör gerilimlerinin dengelenmesi ve referans değerde kalması sağlanmaktadır. Önerilen yöntem sayesinde; kapasitör gerilim dengeleme akış işlemi hızlanmakta, nispeten karmaşık bir algoritmadan ve daha fazla işlemci alanı gereksiniminden tasarruf edilerek, birim zamanda daha fazla sayıda işlem yapılmasıyla MÇD performansına da olumlu katkı sağlanmaktadır. Özellikle, birim zaman içerisinde yapılması istenen işlem hacminin fazla olduğu karmaşık kontrol sistemi uygulamalarında, hızlı işlem akışı yapısıyla önerilen kapasitör gerilim dengeleme yöntemi tercih sebebi olabilecektir. Ayrıca, tüm alt modüllerin olabildiğince eşit oranda kullanımıyla MÇD performansına da olumlu katkı sağlanmaktadır. Bununla beraber, alt modül sayısının fazla olduğu MÇD uygulamalarında da genelleştirilmiş yöntem işlem hızını önemli ölçüde düşürebilecektir.

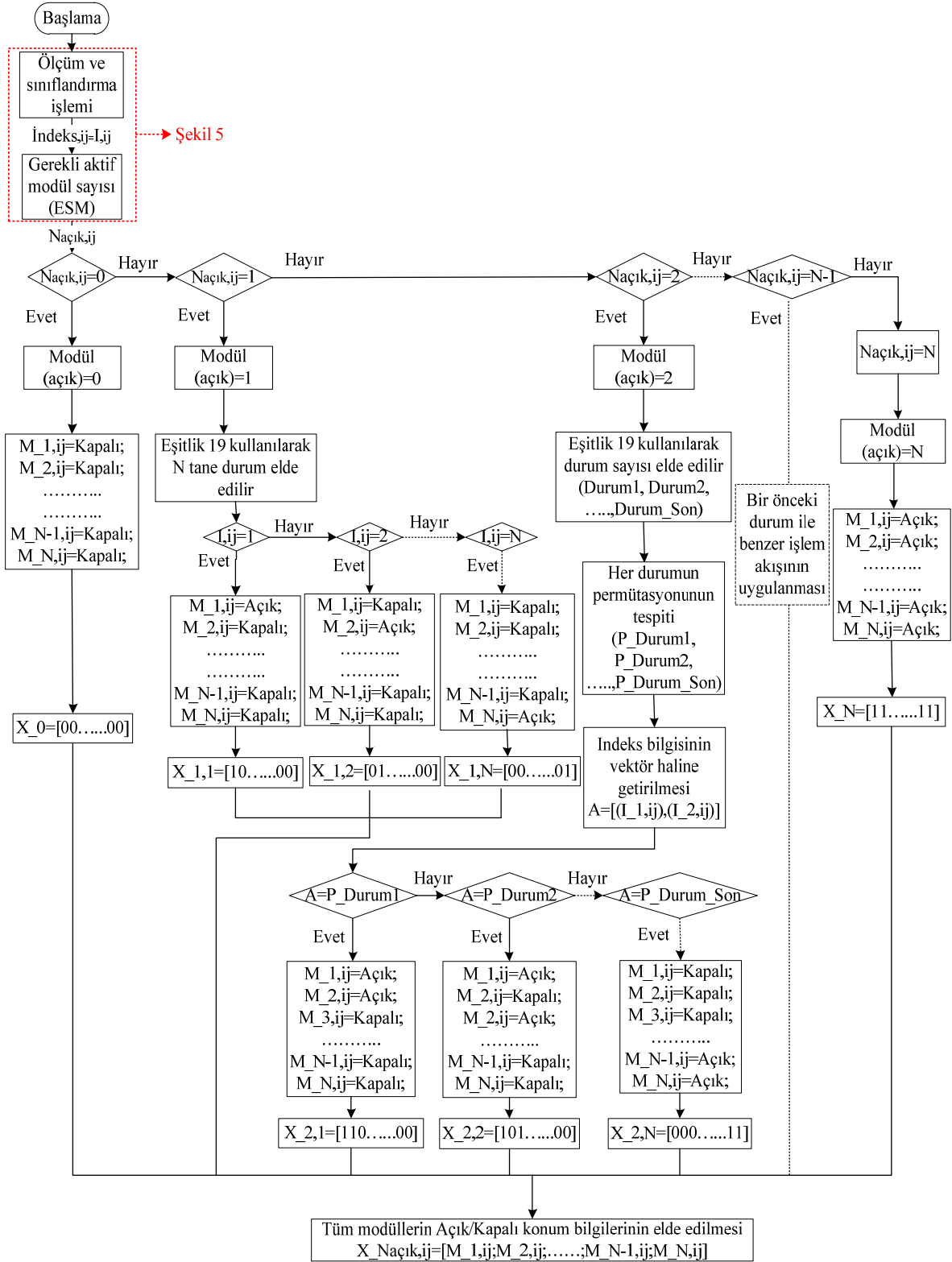
5. Simülasyon Çalışmaları ve Analiz (Simulation Studies and Analysis)

Bu bölümde, ESM yöntemi tabanlı önerilen kapasitör gerilim dengeleme yöntemi kullanılarak, MÇD’nin çıkış performansı üzerindeki örnekleme frekansı etkisi simülasyon ortamında analiz edilmiştir. Bu kapsamda; MÇD çıkış gerilim ve akım dalga formları

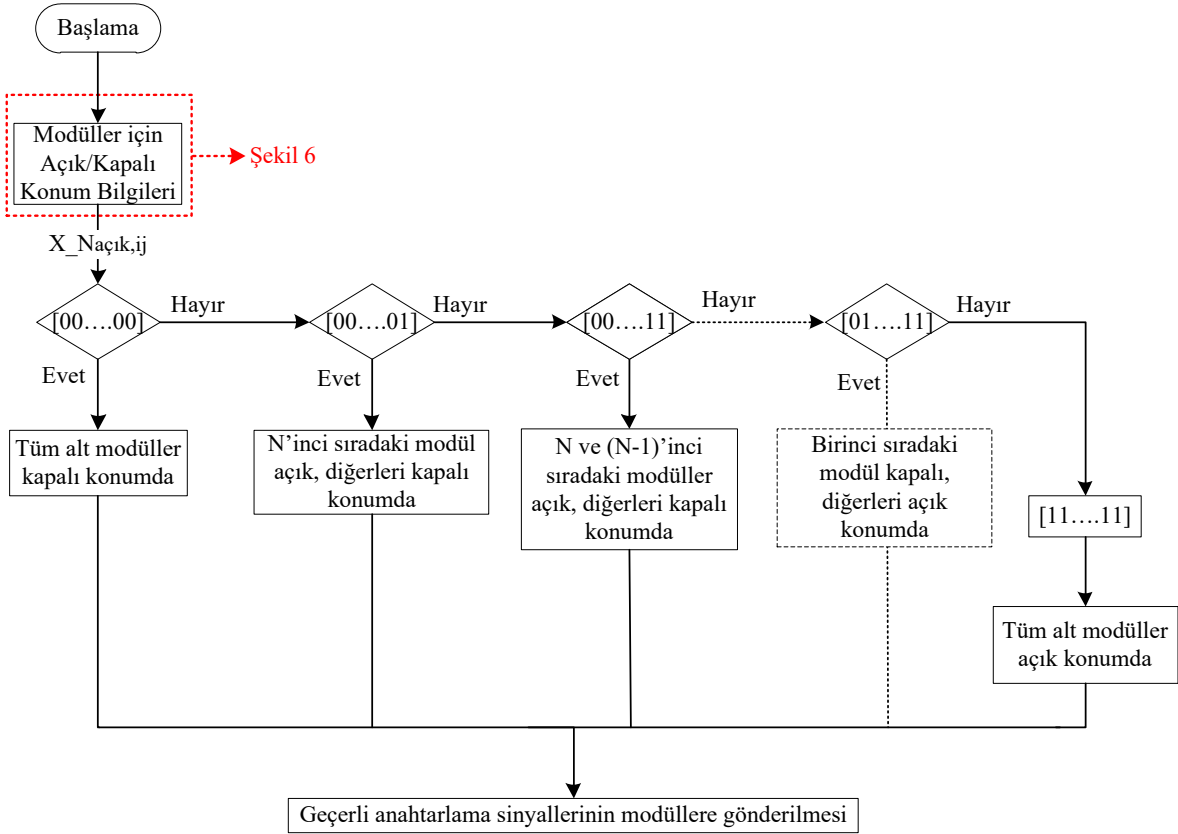
için, THB ve TFBB değerinin yanı sıra alt modül kapasitör gerilimlerinin denge kalitesi üzerindeki örnekleme frekansı etkisi incelenmiştir. Tüm analizlerde 50. harmoniye kadar THB hesabı yapılmıştır. Ayrıca, önerilen kapasitör gerilim dengeleme yöntemi, MÇD’nin üst ve alt kollarına ayrı ayrı uygulanmış ve kol gerilimleri kontrol edilerek kapasitör gerilim dengeleme yönteminin uygulanabilirliği dinamik yük değişimi ve farklı senaryolar için gösterilmiştir. Simülasyon çalışmasında Şekil 1’de verilen üç faz devre yapısı modellenerek, 6 kV DC giriş, 50 Hz, kol başına 6 adet yarım-köprü alt modül olacak şekilde yıldız bağlı direnç-indüktans (RL) yük koşulu altında 7 seviyeli bir dönüştürücü tasarlanmıştır. Eş. 17’de, minimum seçilmesi gereken örnekleme frekans değeri yaklaşık olarak 942 Hz’dir. Simülasyon çalışmalarında kullanılan model parametreleri Tablo 2’de verilmiştir. Sunulan çalışma için kapsamlı sonuçlar aşağıdaki alt bölümlerde verilen durum çalışmalarısıyla tartışılmaktadır.

5.1. Durum Çalışması 1: Modülasyon İndeksi Değişiminin THB ve TFBB’ye Etkisi (Case Study 1: Effect of Changing the Modulation Index on total harmonic distortion (THD) and fundamental frequency component magnitude (FFCM))

Bu durum çalışmasında, ESM yöntemi örnekleme frekansı sabit değerde $f_s=20$ kHz ve $m_i=1$ seçilerek üç fazlı sistem modellenmiştir. Tasarlanan sistemin $f_s=20$ kHz ve $m_i=1$ koşulları altında çalıştırılmasıyla elde edilen faz gerilimleri (a, b, c), faz-faz gerilimleri (ab, bc, ca) ve faz akımları (a, b, c) dalga formları Şekil 8’de gösterilmiştir. Buna göre, Şekil 8a ve Şekil 8d’de MÇD 7-seviyeli çıkış faz gerilim dalga formları, Şekil 8b ve Şekil 8e’de çıkış faz-faz gerilim dalga formları, Şekil 8c ve Şekil 8f’de çıkış faz akımı dalga formları sunulmuştur. Bununla birlikte, yine aynı örnekleme frekansı değerinde modülasyon indeksi değişiminin MÇD çıkış gerilim ve akım dalga formları için THB ve TFBB değerleri üzerindeki etkisi de ayrıca Şekil 9’da verilerek gözlemlenmiştir. Elde edilen grafiklere göre; faz gerilimleri, faz-faz gerilimleri ve faz akımları için modülasyon indeksinin büyüklüğü arttıkça THB değerinin ters orantılı olarak azaldığı fakat TFBB değerinin ise arttığı gözlemlenmiştir.



Şekil 6. Kapasitör gerilim dengelemesi için geliştirilmiş alt modül seçim yöntemi (Generalized submodule selection method for capacitor voltage balancing)



Şekil 7. Alt modül anahtarlama şeması (Submodule switching scheme)

Herhangi bir m_i değerinde seçilen THB ve TFBB değerleri için, fazlar arasında oluşan dengenin kalitesinin a, b, c fazlarında neredeyse aynı büyüklükler elde edilmesi sonucunda oldukça yeterli olduğu sonucuna varılmıştır. Bu durum çalışması, önerilen kapasitör gerilim dengeleme yönteminin kol gerilimleri arasında başarılı bir dengeleme sağladığını göstermektedir.

Tablo 2. Simülasyon çalışmalarında kullanılan devre parametreleri (Circuit parameters used in simulation studies)

Parametre	Sembol	Değer
DC gerilim	V_{DC}	6 kV
Alt modül sayısı	N	6
Temel çıkış frekansı	f_{emel}	50 Hz
Kol indüktörü	L_{kol}	5 mH
Alt modül kapasitörü	C	10 mF
Alt modül kapasitör referans değeri	V_C	1 kV
Yük direnci	R	20 Ω
Yük indüktansı	L	100 mH

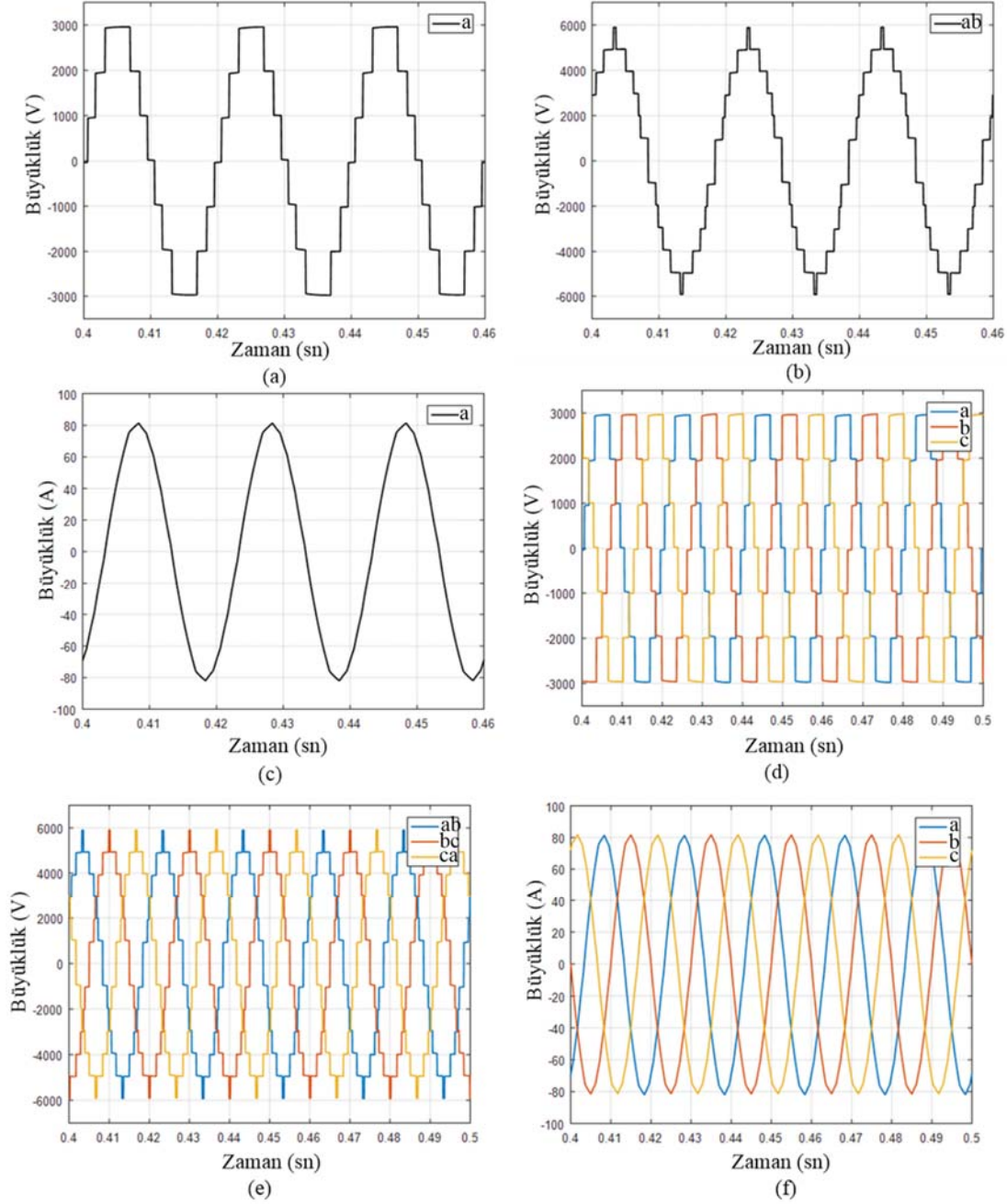
5.2. Durum Çalışması 2: Örnekleme Frekansının THB ve TFBB'ye Etkisi (Case Study 2: Effect of Changing the Sampling Frequency on THD and FFCM)

Bu alt bölümde, ilk olarak minimum örnekleme frekansının altında seçilen 0,5 kHz değeri için MÇD performansı incelenmiştir. Seçilen bu değer için Şekil 10'da MÇD faz gerilimleri, faz-faz gerilimleri ve faz akımları gösterilmiştir. Şekil 10a'dan anlaşılacağı üzere, uygun örnekleme frekansı seçilmediği için fazlar arasında net bir şekilde gözlemlenen dengesizliğin yanı sıra çıkış seviye sayısı da tüm fazlarda 5'e düşmektedir. Oluşan faz dengesizlikleri sonucunda faz-faz gerilimleri ve faz akımları da olumsuz bir şekilde etkilenmektedir.

Faz-faz gerilimlerinin THB ve TFBB değerlerinin farklılıkları da Şekil 10b'den çıkarılabilmektedir. Şekil 10c'de verilen faz akımları dalga formlarına göre ise, faz akımı büyüklüğünün $80 A_{pik}$ 'dan $60 A_{pik}$ civarına düştüğü ve THB değerinin de oldukça yükseldiği görülmektedir. Bir sonraki aşamada ise, minimum örnekleme frekans değerinin altından başlayarak 0,5 kHz'den 100 kHz'e kadar ve $m_i=1$ 'iken örnekleme frekansının değişiminin MÇD çıkış gerilim/akım THB ve TFBB değerlerine etkisi analiz edilmiştir. Verilen aralıkta alınan 20 farklı örnekleme frekans değeri için, MÇD faz gerilimleri, faz-faz gerilimleri ve faz akımları için ayrı ayrı simülasyon sonuçları Şekil 11'de sunulmuştur. Buna göre; minimum örnekleme frekansının altında, fazlar arasında oluşan dengesizliğin yanı sıra THB değeri de gerilim seviye sayısı düştüğünden dolayı artmaktadır. Fakat minimum örnekleme frekans değerinin üzerinde bir değerde örnekleme yapıldığında ise fazlar arasındaki denge kalitesi iyileşerek fazların THB ve TFBB değerleri yaklaşık eşit hale gelmekte ve sabitlenmektedir. Ayrıca, tüm grafikler göz önünde bulundurulduğunda, yaklaşık 20 kHz ve üzeri örnekleme frekansı değerinde THB ve TFBB değerleri sabit kalmakta ve değişmemektedir.

5.3. Durum Çalışması 3: Örnekleme Frekansının Kapasitör Gerilim Denge Kalitesine Etkisi (Case Study 3: Effect of Sampling Frequency on Capacitor Voltage Balancing Quality)

Eş. 17'e göre, minimum seçilmesi gereken örnekleme frekans değeri yaklaşık olarak 942 Hz'dir. Buna göre, 942 Hz değerinin altında ve üzerinde farklı değerler seçilerek (0,5 kHz, 5 kHz ve 20 kHz) örnekleme frekansının çıkış parametrelerine etkisi analiz edilmiştir.

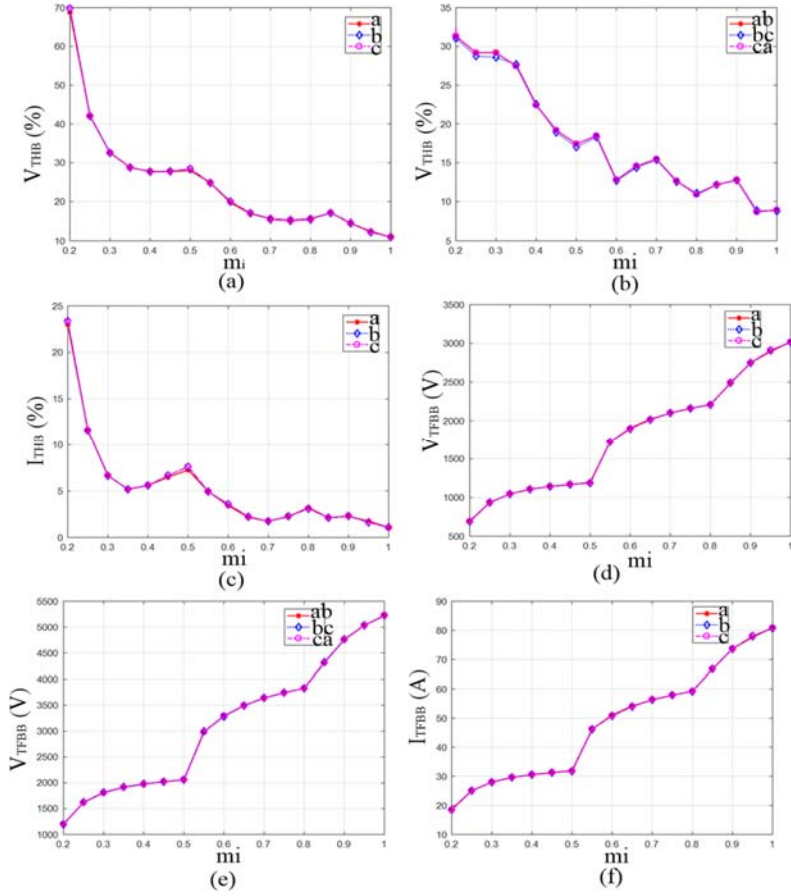


Şekil 8. MÇD çıkış dalga şekilleri; (a) a fazı gerilimi, (b) ab faz-faz gerilimi, (c) a fazı akımı, (d) a, b, c faz gerilimleri, (e) ab, bc, ca faz-faz gerilimleri, (f) a, b, c faz akımları (MMC output waveforms; (a) phase a voltage, (b) phase-phase ab voltage, (c) phase a current, (d) phase a, b, c voltage, (e) phase ab, bc, ca voltage, (f) phase a, b, c current)

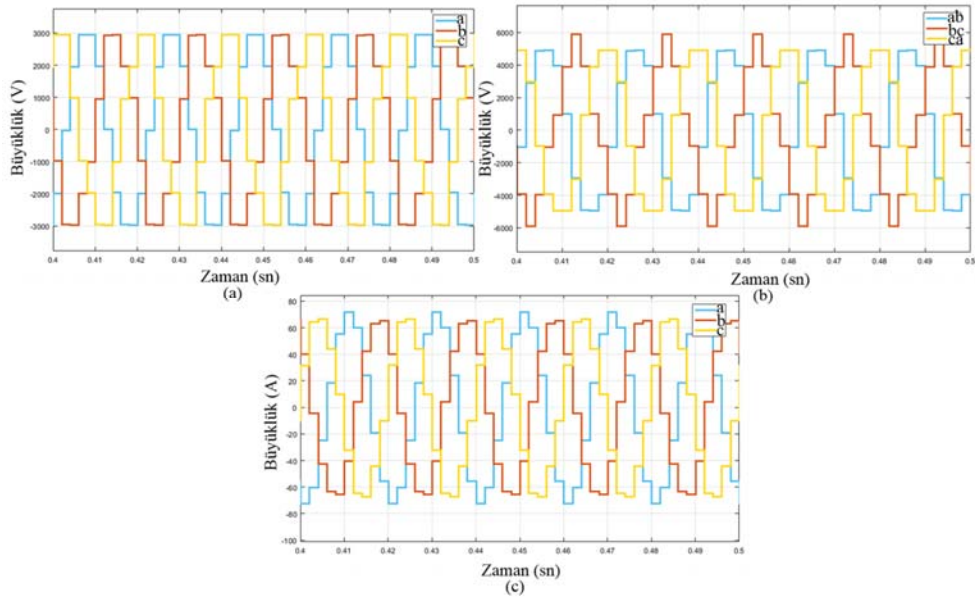
Ayrıca, Şekil 11’de verilen grafiklere göre yaklaşık olarak 20 kHz ve üzeri değerlerde çıkış parametrelerinin etkilenmemesi sonucunda, çalışmanın devamında 0,5 kHz, 5 kHz ve 20 kHz değerleri için analize devam edilmiştir. Bu durum çalışmasında, $m_i=1$ ve sırasıyla 0,5 kHz, 5 kHz ve 20 kHz örnekleme frekansı değerleri için önerilen kapasitör gerilim dengeleme yöntemi kullanılarak a-fazı üst ve alt kol kapasitörleri için performans değerlendirmesi yapılmıştır. Kapasitör gerilimlerinin referans değere ulaşma süresi ve bu değerde oluşan gerilim dalgalanmalarının hangi oranda ve ne kadar olduğu üzerinde durulmuştur. Buna bağlı olarak, en uygun örnekleme frekans değeri belirlenmiştir. MÇD’nin çıkış gerilim seviyesinin ve THB değerinin

istenmeyen değerlerde olduğu minimum örnekleme frekans değerinin altında seçilen 0,5 kHz değeri için, Şekil 12’ye göre, her iki kol için kapasitör gerilimleri durgun hal değerine yaklaşık olarak 0,2 sn’de hızlı bir şekilde ulaşmaktadır.

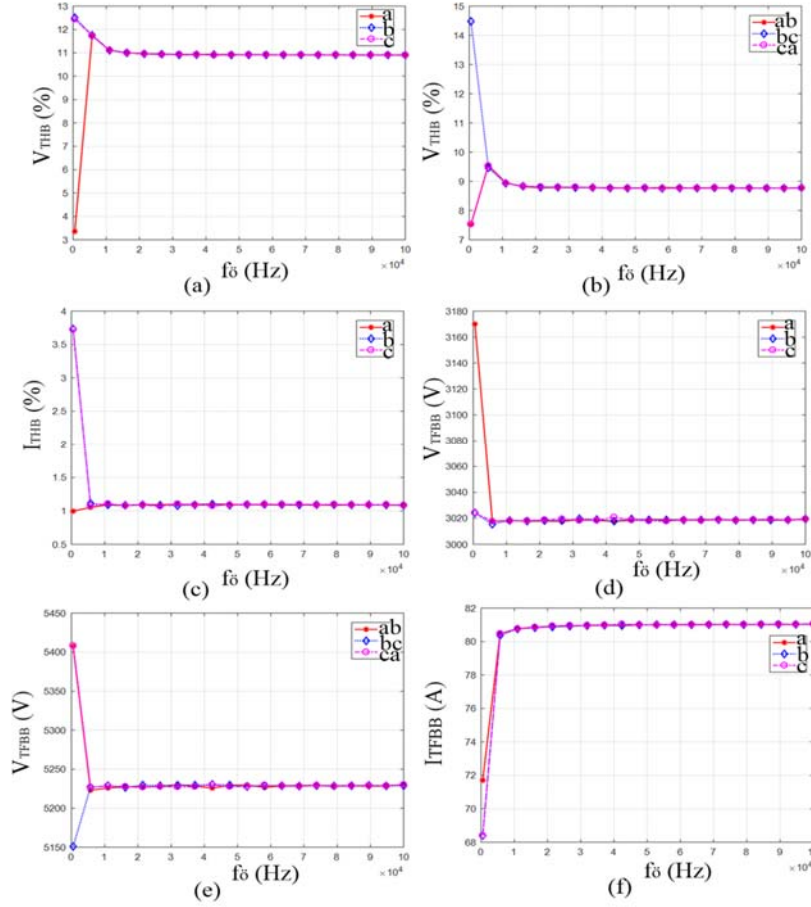
Fakat, kapasitör gerilimleri arasındaki dalgalanma farkları ve eşdeğer gerilimde çalışmama durumu olumsuz bir durum olarak göze çarpmaktadır. Yine bu grafiklere göre, üst kolda kapasitör 5 referans değere ulaşamazken, alt kolda kapasitör 2 sürekli referans değerinin altında kalmaktadır. Dolayısıyla, 0,5 kHz örnekleme frekans değeri için başarılı bir gerilim dengelemesi yapılamamaktadır.



Şekil 9. MÇD faz gerilimi, faz-faz gerilimleri ve faz akımı THB ve TFBB değerlerinin modülasyon indeksi değişimiyle grafiksel gösterimleri
(Graphical representation of the THD and FFCM by changing the modulation index for MMC phase voltage, phase-phase voltage and phase current)



Şekil 10. Örnekleme frekansı 0,5 kHz seçildiğinde elde edilen MÇD çıkış dalga formları; (a) a, b, c faz gerilimleri, (b) ab, bc, ca faz-faz gerilimleri, (c) a, b, c faz akımları
(MMC output waveforms when sampling frequency is selected as 0.5 kHz: (a) phase a, b, c voltage, (b) phase ab, bc, ca voltage, (c) phase a, b, c current)



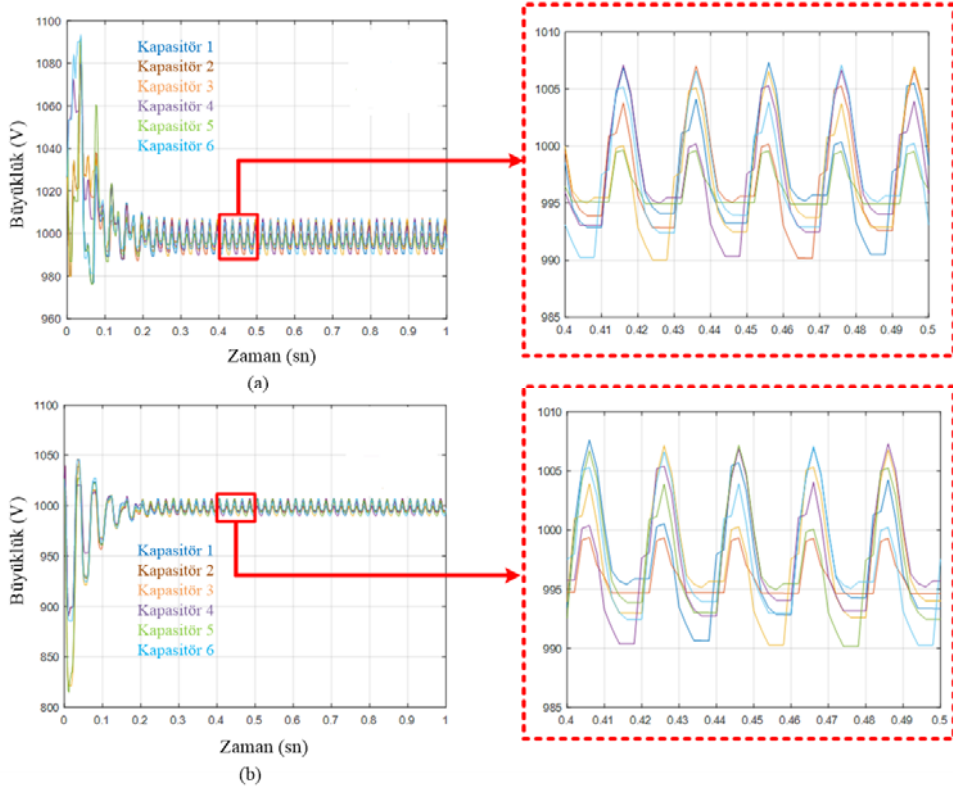
Şekil 11. MÇD faz gerilimi, faz-faz gerilimi ve faz akımı için THB ve TFBB değerlerinin örnekleme frekansı ile değişimlerinin grafiksel gösterimi
(Graphical representation of THD and FFCM by changing the sampling frequency for MMC phase voltage, phase-phase voltage and phase current)

Minimum örnekleme frekans değerinin üzerinde seçilen ve Şekil 13’de gösterilen 5 kHz değeri için, kapasitör gerilimleri durgun hal değerine yaklaşık 0,4 sn’de ulaşmaktadır. Kapasitör gerilimleri arasındaki dalgalanma farkları ihmal edilebilecek kadar küçük değerlerde seyretmektedir. Ayrıca bu grafiklere göre, üst ve alt kol için tüm kapasitörler referans değere ulaşabilmektedir. Bu nedenle, 5 kHz örnekleme frekans değeri için başarılı bir gerilim dengelemesi yapılabilmektedir. Şekil 14’de gösterilen 20 kHz değeri için ise, kapasitör gerilimleri durgun hal değerine yaklaşık olarak 0,5 sn’de ulaşmaktadır. Şekil 12 üzerinde verilen kapasitör gerilim renklendirmeleri Şekil 13 ve Şekil 14 için de geçerlidir. Kapasitör gerilimleri arasında dalgalanma farkları oluşmazken, tüm kapasitörler tam anlamıyla yaklaşık eşit gerilimlerde çalışmaktadırlar. Yine bu grafiklere göre, üst ve alt kol için tüm kapasitörler referans değere ulaşabilmektedirler. Bu bağlamda, 5 kHz ve 20 kHz örnekleme frekans değerleri için son derece başarılı bir gerilim dengelemesi yapılabildiği gözlemlenmiştir. Seçilen ve test edilen örnekleme frekans değerleri için daha detaylı olarak inceleme yapıldığında, kapasitör gerilim dalgalanmalarının modülasyon indeksinin değişimiyle elde edilen değerleri grafiksel olarak Şekil 15’de sunulmuştur. Bu analiz için, a-fazı üst ve alt kollarla referans değere ulaşan kapasitör 1 seçilerek ilgili hesaplamalar yapılmıştır. Öncelikle, tüm durumlar için m_i arttıkça maximum değer ile minimum değer arasındaki fark artmakta ve buna bağlı olarak yüzdelik dalgalanma oranı da artmaktadır. Örneğin, $m_i=1$ için 0,5 kHz değerinde üst ve alt

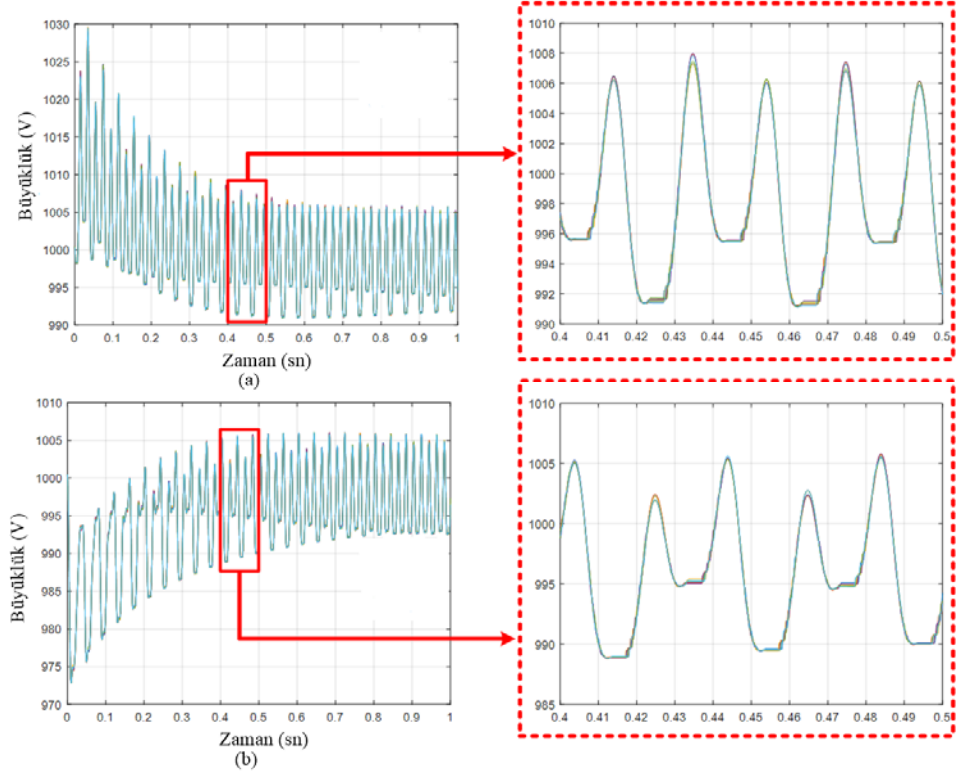
kol kapasitörleri aynı değerlerde seyrederken 5 kHz ve 20 kHz değerlerinde ihmal edilebilecek kadar küçük gerilim farkları meydana geldiği görülmüştür. $m_i=0,8$ için ise tüm durumlarda üst ve alt kol kapasitörleri yaklaşık olarak aynı dalgalanma farkı ve oranına sahipken, diğer m_i değerleri için düşük gerilim farklarının meydana geldiği gözlemlenmektedir. Önerilen kapasitör gerilim dengeleme yöntemi sayesinde, tüm örnekleme frekans ve m_i değerlerinin yanı sıra, minimum örnekleme frekans değerinin altında bile gerilim dalgalanma oranı %1’in altında kalmaktadır. Yani, olması gereken ve kabul edilen dalgalanma oranının (%5) [29] altında kalmaktadır ve bu da gerilim dengelemesinin oldukça iyi olduğunu göstermektedir. Gerilim dalgalanma oranının düşük olması, MÇD’nin performansına olumlu etki yapmaktadır.

5.4. Durum Çalışması 4: Kapasitör Gerilim Dengeleme Yönteminin Performansı (Case Study 4: Performance of the Capacitor Voltage Balancing Method)

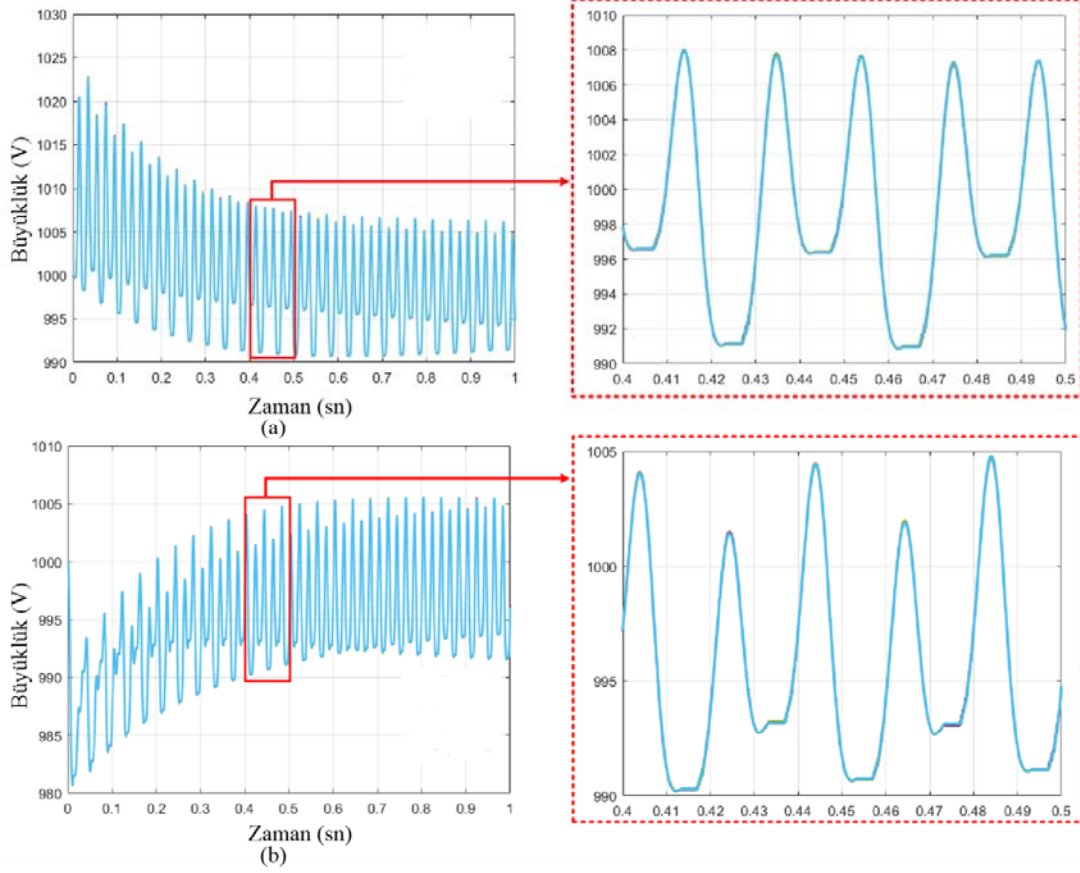
Bu alt bölümde, $m_i=1$ ve $f_s=20$ kHz değerleri seçilerek a-fazı üst ve alt kol kapasitörleri için önerilen kapasitör gerilim dengeleme yönteminin güvenilirliğini ve uygulanabilirliğini kanıtlamak amacıyla iki farklı test çalışması yürütülmüştür. Bu kapsamda, ilk olarak, simüle edilen sistemin çalışması esnasında algoritma devreye anı bir şekilde dengeleme algoritmasının devreden çıkmasıyla tüm kapasitörlerin davranışı ve algoritmanın tekrar devre girmesiyle kapasitör gerilimlerine etkisi gözlemlenmiştir.



Şekil 12. 0,5 kHz örnekleme frekans değeri için kapasitör gerilimleri; (a) üst kol, (b) alt kol
(Capacitor voltages for 0.5 kHz sampling frequency; (a) upper arm, (b) lower arm)



Şekil 13. 5 kHz örnekleme frekans değeri için kapasitör gerilimleri; (a) üst kol, (b) alt kol
(Capacitor voltages for 5 kHz sampling frequency; (a) upper arm, (b) lower arm)



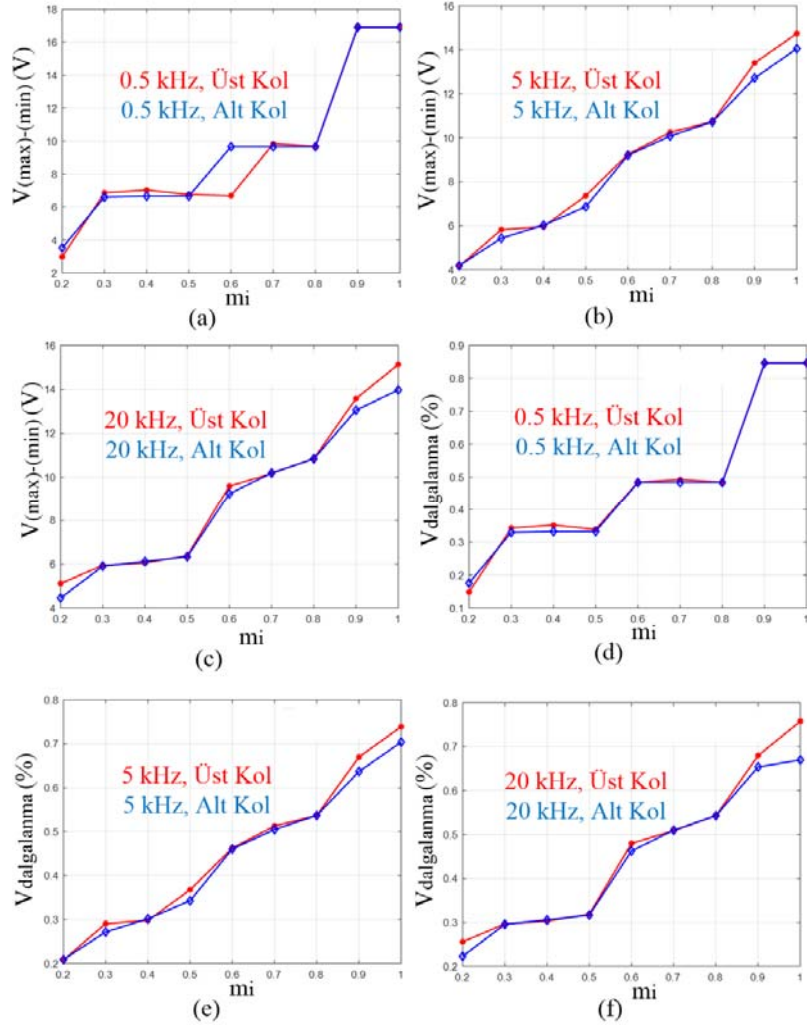
Şekil 14. 20 kHz örnekleme frekans değeri için kapasitör gerilimleri; (a) üst kol, (b) alt kol.
(Capacitor voltages for 20 kHz sampling frequency; (a) upper arm, (b) lower arm)

Buna göre, Şekil 16'da verildiği üzere, 0,6'ncı sn'de dengeleme algoritması pasifize edilmekte ve 0,2 sn boyunca (0,6-0,8 sn arası) tasarlanan model çalışmaya devam etmiş 0,8'nci sn'de dengeleme algoritması tekrar devreye girmiştir. Önerilen dengeleme yönteminin devreden çıkarıldığı zaman aralığında (0,6-0,8 sn. arası) MÇD'nin yine ESM yöntemiyle modülasyonu sağlanmaktadır. Ancak, alt modüllerin anahtarlama için herhangi bir kapalı devre kontrol ve buna bağlı olarak sıralama ve buna göre elde edilen alt modül seçim işlemi yapılamamaktadır. İlgili zaman aralığında alt modüllerin anahtarlama için ESM'den gelen açılması gereken $N_{açık,ij}$ bilgisine göre alt modüller $[M_{1,ij}, M_{2,ij}, \dots, M_{N,ij}]$ dizisindeki sıraya göre seçilerek tetiklenmektedirler. Sonuç olarak, verilen zaman aralığında MÇD'ye ESM yöntemi uygulanmaya devam etmekte yani modülasyon işlemi yapılmakta, fakat kapasitör gerilimlerinin kapalı devre kontrolü sağlanamamaktadır. Dengeleme algoritmasının pasif olduğu aralıkta hem üst hem de alt kol için kapasitör 1 ve 2'nin gerilimleri doğrusal olarak artmaktayken kapasitör 3, 4, 5 ve 6'nın gerilimleri doğrusal olarak azalmaktadır. Dengeleme algoritması tekrar devreye girdiği anda oldukça hızlı ve başarılı bir şekilde etkisini göstererek her iki kolda yer alan tüm kapasitör gerilimleri referans değere yaklaşmaktadırlar. Diğer uygulamada ise, önerilen algoritmanın ani yük değişimleri altında performansı gözlemlenmiştir. Bu bağlamda, Şekil 17'de sunulduğu üzere, tasarlanan modelin durgun çalışması esnasında 1'inci sn'de yük empedansı dört katına çıkarılmış ve önerilen yöntemin farklı yük koşulları altında dinamik cevabı incelenmiştir. Durgun ve referans değerde bulunan kapasitör gerilimlerinin yük empedansının dört

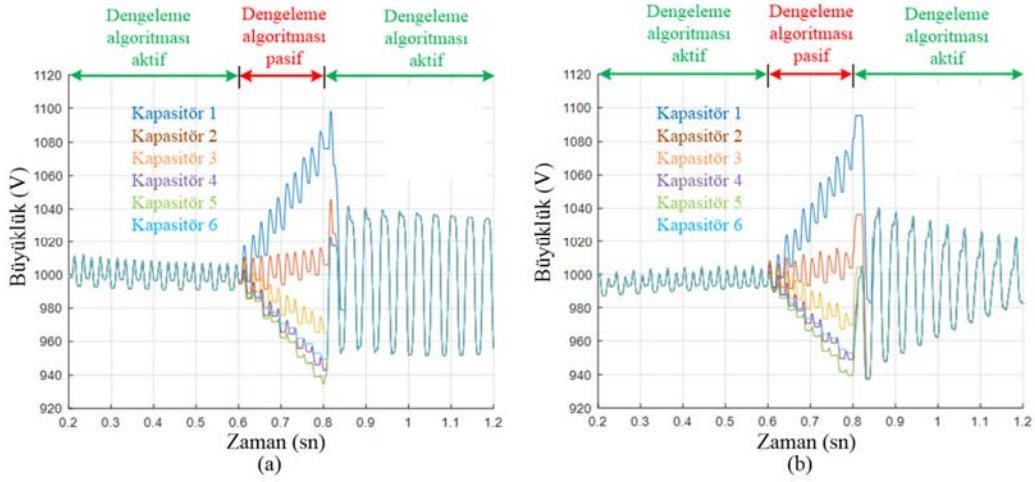
katına çıkması durumunda, oldukça hızlı bir şekilde tekrar referans değeri yakaladıkları ve sabitlendikleri net bir şekilde gözlemlenmektedir. 1'inci sn'de gerçekleşen yük değişimi olayında çıkış faz akımlarının da $80 A_{pik}$ 'den $20 A_{pik}$ 'e düştükleri Şekil 17c'de elde edilen simülasyon sonucunda verilmiştir. Nihayetinde, sözü edilen simülasyon çalışmalarına göre, önerilen yöntemin hızlı ve başarılı bir kapasitör gerilim denge kontrolü sağladığı doğrulanmış ve gösterilmiştir.

5. Sonuçlar (Conclusions)

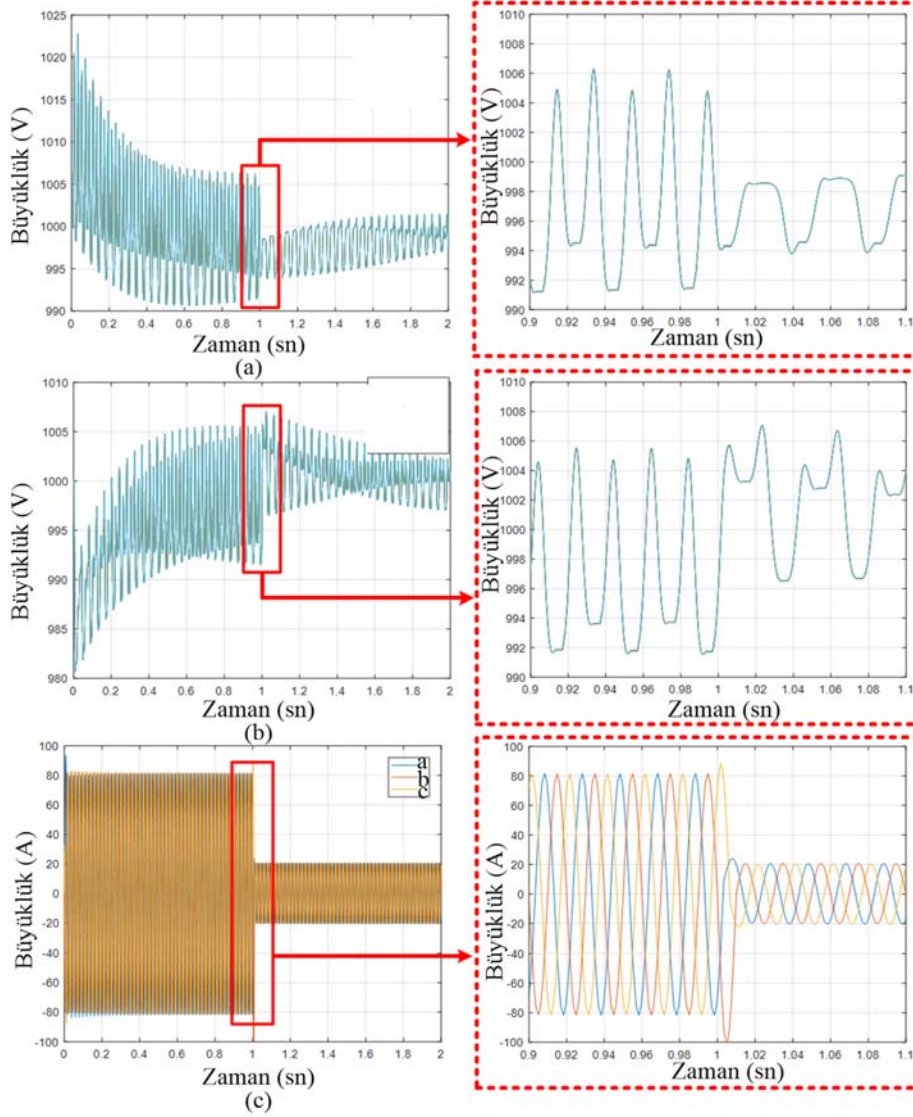
MÇD'ler, modüler tasarımı ve yüksek verimliliği sayesinde orta ve yüksek güçlü enerji dönüşüm sistemlerinde tercih edilmektedirler. MÇD'nin modülasyon ve kontrolünde kullanılan ESM yöntemi için örnekleme frekansı seçimi, MÇD çıkış performans parametreleri açısından önem teşkil etmektedir. Buna ek olarak, MÇD alt modüllerinde yer alan kapasitör gerilimlerinin referans değerde tutulması için ESM yöntemine uygun olarak gerilim dengeleme yöntemine de gereksinim duyulmaktadır. Bu makalede, ESM yöntemi tabanlı geliştirilen bir kapasitör gerilim dengeleme yöntemi önerilmiş ve MÇD'nin çıkış parametreleri üzerindeki örnekleme frekansı etkisi analiz edilmiştir. Elde edilen sonuçlara göre; faz gerilimleri, faz-faz gerilimleri ve faz akımları için modülasyon indeksinin büyüklüğü arttıkça THB değerinin ters orantılı olarak azaldığı fakat TFBB değerinin ise arttığı gözlemlenmiştir. Herhangi bir mi değerinde seçilen THB ve TFBB değerleri için, fazlar arasında oluşan denge kalitesinin a, b, c fazlarında neredeyse aynı büyüklükler elde edilmesi sonucunda oldukça yeterli olduğu sonucuna varılmıştır.



Şekil 15. Farklı örnekleme frekans değerlerinde modülasyon indeksinin değişimiyle kapasitör gerilim farkı (max-min) ve dalgalanmasının grafiksel gösterimi
(Graphical representation of capacitor voltage difference (max-min) and ripple by changing the modulation index under different sampling frequency)



Şekil 16. Dengeleme yönteminin aktif/pasif edilmesi ve kapasitör gerilim dalga şekilleri; (a) üst kol kapasitör davranışları, (b) alt kol kapasitör davranışları (Activated/Deactivated of the capacitor voltage balancing method and capacitor voltage waveforms; (a) behavior of the upper arm capacitors, (b) behaviour of the lower arm capacitors)



Şekil 17. Kapasitör gerilim dengeleme yönteminin ani yük değişimi altında incelenmesi; (a) üst kol kapasitör davranışları, (b) alt kol kapasitör davranışları, (c) faz akımları
(Investigation of the capacitor voltage balancing method under sudden load change; (a) behavior of the upper arm capacitors, (b) behaviour of the lower arm capacitors, (c) phase currents)

Bu durum, önerilen kapasitör gerilim dengeleme yönteminin kol gerilimleri arasında başarılı bir dengeleme sağladığını göstermektedir. Minimum örnekleme frekans değerinin altında, fazlar arasında oluşan dengesizliğin yanı sıra THB değeri de gerilim seviye sayısı düştüğünden dolayı artmaktadır. Fakat, minimum örnekleme frekans değerinin üzerinde bir değerde örnekleme yapıldığında ise fazlar arasındaki denge kalitesi artarak fazların THB ve TFBB değerleri yaklaşık eşit hale gelmekte ve sabitlenmektedir. Yaklaşık 20 kHz ve üzeri örnekleme frekansı değerinde THB ve TFBB değerleri sabit kalmakta ve değişmemektedir. Bu bağlamda, 5 kHz ve 20 kHz örnekleme frekans değerleri için son derece başarılı bir gerilim dengelemesi yapılabildiği gözlemlenmiştir. Önerilen kapasitör gerilim dengeleme yöntemi sayesinde, tüm örnekleme frekans ve mi değerlerinin yanı sıra, minimum örnekleme frekans değerinin altında bile gerilim dalgalanma oranının (%1)'in altında kalmaktadır. Yani, olması gereken ve kabul edilen dalgalanma oranının (%5) altında kalmaktadır ve bu da gerilim dengelemesinin oldukça iyi olduğunu

göstermektedir. Gerilim dalgalanma oranının düşük olması, MÇD'nin performansına olumlu etki yapmaktadır. Durgun ve referans değerinde bulunan kapasitör gerilimlerinin ani yük değişimi durumunda bile oldukça hızlı bir şekilde tekrar referans değeri yakaladıkları ve sabitlendikleri net bir şekilde gözlemlenmiştir. Nihayetinde, önerilen yöntemin hızlı ve başarılı bir kapasitör gerilim denge kontrolü sağladığı simülasyon sonuçlarıyla desteklenerek doğrulanmış ve gösterilmiştir.

Kaynaklar (References)

1. Lesnicar A. ve Marquardt R., An innovative modular multilevel converter topology suitable for a wide power range, 2003 IEEE Bol. PowerTech - Conf. Proc., 3, 272–277, 2003.
2. Kurtuğlu M., Eroğlu F., Arslan A.O. ve Vural A. M., Recent contributions and future prospects of the modular multilevel converters: A comprehensive review, Int. Trans. Electr. Energy Syst., 29, e2763, 2019.

3. Ajaji F.B. ve Iravani R., Dynamic Interactions of the MMC-HVDC Grid and its Host AC System Due to AC-Side Disturbances, *IEEE Trans. Power Deliv.*, 31(3), 1289–1298, 2016.
4. Thitichaiworakorn N., Hagiwara M. ve Akagi H., A Medium-Voltage Large Wind Turbine Generation System Using an AC/AC Modular Multilevel Cascade Converter, *IEEE J. Emerg. Sel. Top. Power Electron.*, 4(2), 534–546, 2016.
5. Vural A.M., Kurtoglu M, ve Eroglu F, An Efficient Capacitor Voltage Balancing Scheme for Modular Multilevel Converter Based Wind Energy Conversion System, *Adv. Electr. Comput. Eng.*, 21(4), 31–42, 2021.
6. Gupta A., Influence of solar photovoltaic array on operation of grid-interactive fifteen-level modular multilevel converter with emphasis on power quality, *Renew. Sustain. Energy Rev.*, 76, 1053–1065, 2017.
7. Liu X., Lv J., Gao C., Chen Z. ve Chen S., A Novel STATCOM Based on Diode-Clamped Modular Multilevel Converters, *IEEE Trans. Power Electron.*, 32(8), 5964–5977, 2017.
8. Duan Q. vd., Operation scheme for MMC-based STATCOM using modified instantaneous symmetrical components, *Turkish J. Electr. Eng. Comput. Sci.*, 28(1), 468–484, 2020.
9. Du S., Wu B., Zargari N. R. ve Cheng Z., A Flying-Capacitor Modular Multilevel Converter for Medium-Voltage Motor Drive, *IEEE Trans. Power Electron.*, 32(3), 2081–2089, 2017.
10. Quraan M., Yeo T. ve Tricoli P., Design and Control of Modular Multilevel Converters for Battery Electric Vehicles, *IEEE Trans. Power Electron.*, 31(1), 507–517, 2016.
11. Karafil A., Comparison of the various irregular pulse density modulation (PDM) control pattern lengths for resonant converter with photovoltaic (PV) integration, *Journal of the Faculty of Engineering and Architecture of Gazi University*, 36(3), 1595–1611, 2021.
12. Yarıkkaya S. ve Çınar S. M., Designing and performance testing of programmable power supply and DC/DC converter based PV emulators, *Journal of the Faculty of Engineering and Architecture of Gazi University*, 36(3), 1361–1372, 2021.
13. Pereda J.ve Green T.C., Direct Modular Multilevel Converter with Six Branches for Flexible Distribution Networks, *IEEE Trans. Power Deliv.*, 31(4), 1728–1737, 2016.
14. Amankwah E.K., Watson A.J. ve Clare J.C., Operation of a hybrid modular multilevel converter during grid voltage unbalance, *IET Gener. Transm. Distrib.*, 10(12), 3102–3110, 2016.
15. António-Ferreira A., Collados-Rodríguez C. ve Gomis-Bellmunt O., Modulation techniques applied to medium voltage modular multilevel converters for renewable energy integration: A review, *Electr. Power Syst. Res.*, 155, 21–39, 2018.
16. Deng Y., Wang Y., Teo K. H. ve Harley R. G., A simplified space vector modulation scheme for multilevel converters, *IEEE Trans. Power Electron.*, 31(3), 1873–1886, 2016.
17. Far AAJ., Hajian M., Jovicic D. ve Audichya Y., High-power modular multilevel converter optimal design for DC/DC converter applications, *IET Power Electron.*, 9(2), 247–255, 2016.
18. Moranchel M., Huerta F., Sanz I., Bueno E. ve Rodríguez F. J., A comparison of modulation techniques for modular multilevel converters, *Energies*, 9(1091), 2016.
19. Wang J., Han X., Ma H. ve Bai Z., A hybrid modular multilevel converter topology with an improved nearest level modulation method, *J. Power Electron.*, 17(1), 96–105, 2017.
20. Moranchel M., Bueno E.J., Rodríguez F.J. ve Sanz I., Implementation of nearest level modulation for Modular Multilevel Converter, 2015 IEEE 6th Int. Symp. Power Electron. Distrib. Gener. Syst. PEDG 2015, 2015.
21. Si G., Zhu J., Lei Y., Jia L. ve Zhang Y., An enhanced level-increased nearest level modulation for modular multilevel converter, *Int. Trans. Electr. Energy Syst.*, 29, e2669, 2019.
22. Hu P. ve Jiang D., A level-increased nearest level modulation method for modular multilevel converters, *IEEE Trans. Power Electron.*, 30(4), 1836–1842, 2015.
23. Jin Y. vd., A Novel Harmonic Control Method for MMC Combining Improved Nearest Level Control and Selective Harmonic Elimination method, 2019 IEEE Energy Convers. Congr. Expo., 6368–6375, 2019.
24. Wu D. ve L. Peng L., Characteristics of nearest level modulation method with circulating current control for modular multilevel converter, *IET Power Electron.*, 9(2), 155–164, 2016.
25. Wang Y., Hu C., Ding R., Xu L., Fu C. ve Yang E., A Nearest Level PWM Method for the MMC in DC Distribution Grids, *IEEE Trans. Power Electron.*, 33(11), 9209–9218, 2018.
26. Nguyen M. H. ve Kwak S., Nearest-Level Control Method with Improved Output Quality for Modular Multilevel Converters, *IEEE Access*, 2020.
27. Peng H., Xie R., Wang K., Deng Y., He X. ve Zhao R., A Capacitor Voltage Balancing Method With Fundamental Sorting Frequency for Modular Multilevel Converters Under Staircase Modulation, *IEEE Trans. Power Electron.*, 31(11), 7809–7822, 2016.
28. Meshram P. M. ve Borghate V. B., A simplified nearest level control (NLC) voltage balancing method for modular multilevel converter (MMC), *IEEE Trans. Power Electron.*, 30(1), 450–462, 2015.
29. Tu Q. ve Xu Z., Impact of sampling frequency on harmonic distortion for modular multilevel converter, *IEEE Trans. Power Deliv.*, 26(1), 298–306, 2011.
30. Niu J. ve Wang F., The impact of execution frequency in sorting algorithm on nearest level modulated modular multilevel converter, *PEDG 2019 - 2019 IEEE 10th Int. Symp. Power Electron. Distrib. Gener. Syst.*, 582–588, 2019.
31. Dekka A., Wu B., Yaramasu V. ve Zargari N. R., Integrated model predictive control with reduced switching frequency for modular multilevel converters, *IET Electr. Power Appl.*, 11(5), 857–863, 2017.
32. Leon A. E. ve Amedeo S. J., Energy Balancing Improvement of Modular Multilevel Converters Under Unbalanced Grid Conditions, *IEEE Trans. Power Electron.*, 32(8), 6628–6637, 2017.
33. Konstantinou G., Pou J., Ceballos S., Darus R. ve Agelidis V. G., Switching Frequency Analysis of Staircase-Modulated Modular Multilevel Converters and Equivalent PWM Techniques, *IEEE Trans. Power Deliv.*, 31(1), 28–36, 2016.
34. Du S., Dekka A., Wu B. ve Zargari N., *Modular Multilevel Converters: Analysis, Control, and Applications*, John Wiley & Sons., 2017.
35. Li C., Xu J., ve Zhao C., A Coherency-Based Equivalence Method for MMC Inverters Using Virtual Synchronous Generator Control, *IEEE Trans. Power Deliv.*, 31(3), 1369–1378, 2016.
36. Zhang F., Li W., ve Joos G., A Voltage Level Based Model Predictive Control of Modular Multilevel Converter, *IEEE Trans. Ind. Electron.*, 63(8), 5301–5312, 2016.
37. Sharifabadi K., Harnefors L., Nee H. P., Norrga S. ve Teodorescu R., *Design, Control, and Application of Modular Multilevel Converters for HVDC Transmission Systems*, John Wiley & Sons, 2016.
38. Lesnicar A. ve Marquardt R., A new modular voltage source inverter topology, in *10th European Conference on Power Electronics and Applications*, Toulouse, France, 2003.
39. Saeedifard M. ve Iravani R., Dynamic performance of a modular multilevel back-to-back HVDC system, *IEEE Trans. Power Deliv.*, 25(4), 2903–2912, 2010.
40. Peralta J., Saad H., Dennerrière S., Mahseredjian J. ve Nguefeu S., Detailed and averaged models for a 401-level MMC-HVDC system, *IEEE Trans. Power Deliv.*, 27(3), 1501–1508, 2012.

